

**МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ
УНИВЕРСИТЕТ ПУТЕЙ СООБЩЕНИЯ**

31/1/1

**Одобрено кафедрой
«Железнодорожная
автоматика, телемеханика
и связь»**

**Утверждено
деканом факультета
«Управление
процессами перевозок»**

Э Л Е К Т Р О Н И К А

**Рабочая программа
и задание на курсовую работу
для студентов III курса**

**специальности
190402 АВТОМАТИКА, ТЕЛЕМЕХАНИКА И СВЯЗЬ
НА ЖЕЛЕЗНОДОРОЖНОМ ТРАНСПОРТЕ (АТС)**

**РОАТ
Москва — 2009**

Программа составлена в соответствии с Государственным образовательным стандартом высшего профессионального образования и соответствует минимуму содержания и уровню подготовки инженера по специальности 190402 Автоматика, телемеханика и связь на железнодорожном транспорте.

С о с т а в и т е л и: д-р техн.наук, проф. В.Ю. Горелик и
канд. техн. наук, доц. М.Л. Губенко

Р е ц е н з е н т – канд.техн.наук, доц. Г.М.Биленко

1. ЦЕЛЬ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ

Электроника является базовым предметом при подготовке инженера по специальности Автоматика, телемеханика и связь на железнодорожном транспорте и является основополагающей при изучении таких дисциплин, как «Теория дискретных устройств», «Каналообразующие устройства», «Многоканальная связь на железнодорожном транспорте».

2. ТРЕБОВАНИЯ К УРОВНЮ ОСВОЕНИЯ СОДЕРЖАНИЯ ДИСЦИПЛИНЫ

Изучив дисциплину, студент должен:

2.1. Знать физические принципы действия, характеристики, параметры, возможные области применения современных электронных приборов.

2.2. Самостоятельно решать задачи, связанные с разработкой, проектированием, применением и эксплуатацией устройств и систем электронной техники (аналоговой и цифровой).

3. ОБЪЕМ ДИСЦИПЛИНЫ И ВИДЫ УЧЕБНОЙ РАБОТЫ

Вид учебной работы	Всего часов	Курс
Общая трудоемкость дисциплины	108	III
Аудиторные занятия:	16	III
лекции	8	III
лабораторный практикум	8	III
Самостоятельная работа	62	III
Курсовая работа	30	III
Вид итогового контроля		Зачет, экзамен

4. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

4.1. РАЗДЕЛЫ ДИСЦИПЛИНЫ И ВИДЫ ЗАНЯТИЙ

Раздел дисциплины	Лекции, ч	Лабораторный практикум, ч
Полупроводниковые приборы	1,5	1
Операционные усилители	1	1
Коммутаторы аналоговых сигналов	1	1
Линейные электронные устройства	0,5	2
Нелинейные электронные устройства	0,5	1
Цифровые интегральные микросхемы	2,5	2
Аналого-цифровые функциональные устройства	1	

4.2. СОДЕРЖАНИЕ РАЗДЕЛОВ ДИСЦИПЛИНЫ

4.2.1. Полупроводниковые приборы

Электронно-дырочный переход и его свойства. Полупроводниковые диоды: Специальные типы полупроводниковых диодов, разновидности полупроводниковых диодов. Биполярные транзисторы. Динамические характеристики биполярных транзисторов. Униполярные (типовые транзисторы). Устройство и принцип действия униполярных транзисторов. Униполярные транзисторы с управляющим р-п-переходом. Предельные режимы работы транзисторов. Защита транзисторов от пробоя. [1; 2]

4.2.2. Операционные усилители

Устройство и принцип действия. Основные характеристики операционных усилителей. Классификация операционных усилителей. Применение АЦ операционных усилителей. Устройство и принцип действия аналоговых компараторов напряжения. Классификация компараторов. Аналоговые устрой-

ства и принцип действия аналоговых компараторов напряжения. Классификация и типы перемножителей. Применение перемножителей . [1; 2]

4.2.3. Коммутаторы аналоговых сигналов

Устройства аналоговых ключей и коммутаторов. Диодные ключи. Ключи на биполярных транзисторах. Ключи на униполярных (полевых) транзисторах. [1; 2]

4.2.4. Линейные электронные устройства

Усилители на биполярных и униполярных транзисторах. Входное и выходное сопротивления каскада. Коэффициент усиления по току, напряжению и мощности для схем включения с общей базой, общим эмиттером и общим коллектором. Выбор обеспечения режима. Обеспечение режима работы каскада усиления. Каскады усиления мощности. Обратные связи в каскадах усиления. [2]

4.2.5. Нелинейные электронные устройства

Генераторы электрических сигналов. Генераторы гармонических сигналов. RC-генераторы гармонических сигналов. Генераторы с внутренней обратной связью. [1; 3]

4.2.6. Цифровые интегральные микросхемы

Цифровые логические элементы. Триггеры. Счетчики импульсов и регистры. Преобразователи кодов. Шифраторы и дешифраторы. Мультиплексоры и демультиплексоры. [1; 2]

4.2.7. Аналого-цифровые функциональные устройства

Виды аналого-цифровых преобразователей, их особенности. Принципы построения АЦП. АЦП мгновенных и средних значений (интегрирующий АЦП). Назначения и виды цифро-аналоговых преобразователей (ЦАП). Принципы построения ЦАП. Характеристики серийных микросхем АЦП и ЦАП. [1; 2]

4.3. ЛАБОРАТОРНЫЙ ПРАКТИКУМ

Номер раздела дисциплины	Лабораторная работа
4.2.1	Исследование биполярного транзистора
4.2.1	Исследование полевого (униполярного) транзистора
4.2.2	Исследование схем на основе операционных усилителей
4.2.4	Исследование усилительных каскадов: предварительных и окончных
4.2.5	Исследование генераторов гармонических сигналов
4.2.7	Изучение логических устройств, триггеров, коммутаторов, мультиплексоров

5. САМОСТОЯТЕЛЬНАЯ РАБОТА

Студенты III курса выполняют курсовую работу “Разработка аналого-цифровых преобразователей”, раздел 8.

6. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. ОСНОВНАЯ ЛИТЕРАТУРА

1. Прянишников В. А. Электроника. Полный курс лекций. — СПб.: Корона принт, 2004.
2. Милвзоров О. В. Электроника. Гриф МО РФ. — М.: Высшая школа, 2008.
3. Наундорф У. Аналоговая электроника. Основы, расчет, моделирование. — М.: Техносфера, 2008.

6.2. ДОПОЛНИТЕЛЬНАЯ ЛИТЕРАТУРА

4. Волович Г. И. Схемотехника аналоговых и аналого-цифровых устройств. — М.: Додэка хх1, 2007.

5. Интегральные микросхемы и их зарубежные аналоги. Справочник. Т. 3, 4, 5. – М.: Радио Софт, 2008.

6. Микросхемы ЦАП и АЦП. Справочник + СД. – М.: Додэка хх1, 2008.

7. Титце У., Шенк К. Полупроводниковая схемотехника: В 2-х томах. – М.: Додэка хх1, 2008.

7. МАТЕРИАЛЬНО- ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Для моделирования и исследования электронных схем рекомендуется программа Electronic Workbench версии 5.12 и выше.

8. ЗАДАНИЕ НА КУРСОВУЮ РАБОТУ

Курсовая работа завершает изучение курса «Электроника». Курсовая работа посвящена вопросам применения интегральных микросхем на аналого-цифровых преобразователях (АЦП), которые нашли применение в цифровых системах связи, в автоматизированных системах, в различной радиоаппаратуре.

Оформленная курсовая работа должна содержать пояснительно расчетную записку с приложением необходимых схем и рисунков.

В пояснительно расчетной записке необходимо привести данные задания, обзорную и расчетную части, описание работы микросхем, перечень использованной литературы.

В процессе расчета величин и параметров элементов необходимо сначала привести расчетную формулу, затем под цифровые значения и полученный результат в принятых единицах измерения (СИ) округлить до практически необходимого номинального значения. Схемы надо выполнять в соответствии с ГОСТами на условные обозначения.

При возникновении затруднений в процессе выполнения задания можно лично или письменно — через факультет или кафедру — обратиться к преподавателю за консультацией.

Курсовая работа должна быть подписана исполнителем. Работа, выполненная по варианту, не соответствующему шифру студента, не проверяется и зачету не подлежит.

По исходным данным, приведенным в табл. 1–3, требуется:

1. Выполнить полную схему АЦП, описать работу предложенного АЦП, соответствующих выбранных микросхем и устройств, обеспечивающих работу АЦП.

Построить временные диаграммы работы АЦП.

2. Рассчитать тактовый генератор для АЦП по исходным данным табл. 2.

3. В соответствии с табл. 3 выбрать конкретные базовые микросхемы, начертить их принципиальные схемы, описать работу и привести справочные данные, необходимые для расчета преобразователя уровней.

4. Выбрать схему преобразователя уровней (ПУ) и описать его работу.

5. Выбрать тип биполярных транзисторов для схемы ПУ, привести необходимые справочные данные выбранных транзисторов.

6. Рассчитать схему ПУ в заданном температурном диапазоне и подобрать резисторы по их номинальным значениям.

Примечание. Пп. 4, 5, 6 выполняют в случае невозможности выбрать серийно выпускаемые ПУ.

Т а б л и ц а 1

Последняя цифра учебного шифра	Тип АЦП, основная интегральная микросхема
0	<i>Tun 1</i> – АЦП последовательного счета
1	<i>Tun 2</i> – АЦП последовательного приближения
2	<i>Tun 3</i> – АЦП двойного интегрирования
3	<i>Tun 4</i> – АЦП параллельного преобразования
4	<i>Tun 5</i> – АЦП с использованием преобразования «напряжение – временной интервал – двоичный код» с ГЛИН

Окончание табл. 1

Последняя цифра учебного шифра	Тип АЦП, основная интегральная микросхема
5	<i>Tun 6</i> – АЦП с преобразованием «напряжение – частота – двоичный код» с К1108 ПП1
6	<i>Tun 2</i> – АЦП последовательного приближения
7	<i>Tun 3</i> – АЦП двойного интегрирования
8	<i>Tun 4</i> – АЦП параллельного преобразования
9	<i>Tun 6</i> – АЦП с преобразованием «напряжение – частота – двоичный код»

Т а б л и ц а 2

Параметр	Последняя цифра учебного шифра									
	0	1	2	3	4	5	6	7	8	9
Частота, Гц	10^4	$2 \cdot 10^5$	$4 \cdot 10^5$	10^5	$7 \cdot 10^5$	$5 \cdot 10^4$	$3 \cdot 10^5$	$5 \cdot 10^5$	$8 \cdot 10^4$	$2 \cdot 10^5$
Скважность	4	6	3	4	7	5	2	5	2	4
Длительность фронтов, мкс, не более	1	$5 \cdot 10^{-2}$	$3 \cdot 10^{-3}$	10^{-2}	$5 \cdot 10^{-2}$	0,5	$2 \cdot 10^{-2}$	10^{-2}	0,1	$4 \cdot 10^{-2}$
Амплитуда, В	3	7	9	6	3	4	8	10	5	2

Т а б л и ц а 3

Первая цифра учебного шифра	Согласуемые элементы серии ИМС	Нагрузочная способность ПУ	Частота переключения f , МГц	Температурный диапазон, °С
0	ТТЛ → КМДП К155 → К176	1	1	- 10 ÷ 45
1	ТТЛ → КМДП КМ155 → К176	2	1	- 10 ÷ 70
2	ТТЛ → КМДП К155 → К561	2	1	- 10 ÷ 70
3	КМДП → ТТЛ К155 → К561	1	0,5	- 10 ÷ 45

Первая цифра учебного шифра	Согласуемые элементы серии ИМС	Нагрузочная способность ПУ	Частота переключения f , МГц	Температурный диапазон, °С
4	КМДП → ТТЛ К561 → К155	3	1	- 10 ÷ 30
5	КДП → ТТЛШ К176 → К531	3	1	- 10 ÷ 45
6	КМДП → ТТЛШ К561 → К531	1	—	- 10 ÷ 45
7	КМДП → ТТЛШ К176 → К555	2	2	- 10 ÷ 45
8	ТТЛ → КМДП К155 → К176	2	0,5	- 10 ÷ 70
9	ТТЛ → КМДП К155 → К176	4	1	- 10 ÷ 45

Монтажная емкость $C_M = 50$ пФ, входная емкость элементов $C_{вх} = 15$ пФ.

8.1. ВИДЫ АНАЛОГО-ЦИФРОВЫХ ПРЕОБРАЗОВАТЕЛЕЙ

Аналого-цифровые преобразователи (АЦП) представляют собой устройства, предназначенные для преобразования электрических величин (напряжения, тока, мощности, сопротивления, емкости и др.) в цифровой код. Наиболее часто входной величиной является напряжение. Все другие величины перед подачей на АЦП необходимо преобразовать в напряжение.

В общем случае напряжение характеризуется мгновенным значением $U(t)$ или средним за выбранным промежутком времени T значением:

$$U_{cp} = U = \frac{1}{T} \int_0^T U(t) dt.$$

В связи с этим все типы АЦП можно разделить на две группы: АЦП мгновенных значений напряжения и АЦП средних значений.

Преобразование напряжения в цифровой код требует использования трех независимых операций:

- дискретизации;
- квантования;
- кодирования.

Процедура дискретизации непрерывного сигнала представляет собой преобразование непрерывной функции напряжения $U(t)$ последовательность чисел $U(t_n)$, где $n = \overline{0, n}$ отнесенных к некоторым фиксированным моментам времени. При дискретизации непрерывная функция $U(t)$ преобразуется в последовательность ее отсчетов $U(t_n)$ – рис. 1.

Квантование заключается в том, что мгновенные значения функции $U(t)$ ограничиваются только определенными уровнями, которые называются уровнями квантования. В результате квантования непрерывная функция $U(t)$ принимает вид ступенчатой кривой $U_k(t)$ – рис. 2.

Кодирование осуществляет преобразование дискретных квантованных величин в цифровой код, т.е. последовательность цифр, подчиненную определенному закону. С помощью кодирования осуществляется условное представление численного значения величины.

В основе дискретизации сигналов лежит принципиальная возможность представления их в виде взвешенных сумм:

$$U(t) = \sum_0^n a_n f_n(f),$$

где a_n – некоторые коэффициенты или отсчеты, характеризующие исходные сигнал в дискретные моменты времени t ;

$f_n(t)$ – набор элементарных функций, используемых при восстановлении сигнала по его отсчетам.

Дискретизация бывает равномерная и неравномерная. При равномерной дискретизации период отсчетов T остаает-

ся постоянным, а при неравномерной может изменяться. Неравномерная дискретизация чаще всего обусловлена скоростью изменения сигнала и поэтому называется адаптивной. В основе равномерной дискретизации лежит теорема отсчётов, согласно которой в качестве коэффициентов a_n нужно использовать мгновенные значения сигнала $U(t_n)$ в дискретные моменты времени $t_n = T_n$, а период дискретизации выбирают из условия $T = (2f_m)^{-1}$ – теорема Котельникова.

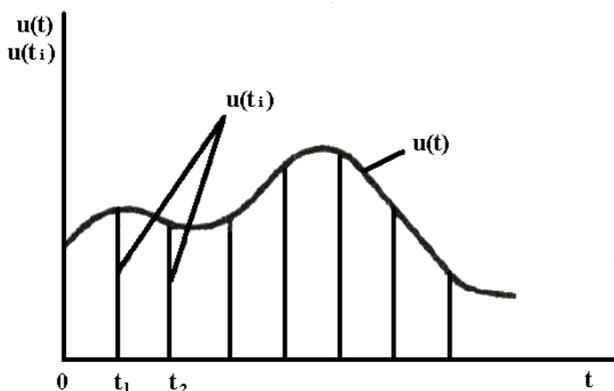


Рис. 1. Процесс дискретизации непрерывного сигнала

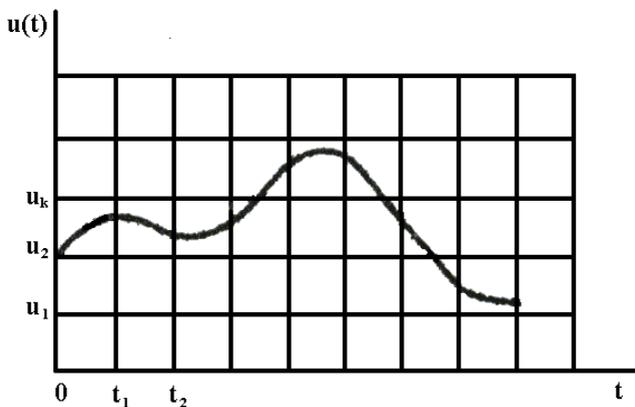


Рис. 2. График квантования сигнала

В отличие от дискретизации, которая теоретически является обратимой операцией, квантование представляет собой необратимое преобразование исходной последовательности и сопровождается появлением неизбежных погрешностей. Характеристика идеального квантования приведена на рис. 3. Разность между двумя соседними значениями квантованной величины называется шагом квантования K .

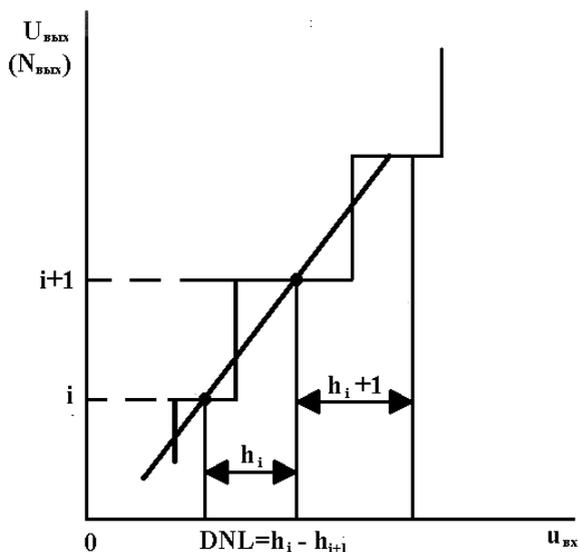


Рис. 3. Определение дифференциальной нелинейности

По существу, квантование представляет собой операцию округления непрерывной величины до ближайшего целого значения. В результате максимальная погрешность квантования равна $\pm 0,5 K$ (см. рис. 2). Однако при преобразовании произвольного сигнала максимальная погрешность встречается сравнительно редко, поэтому в большинстве случаев для оценки качества АЦП используют не максимальную, а среднеквадратическую погрешность $\sigma \approx K / \sqrt{12}$, которая примерно в 3,5 раза меньше максимальной. В АЦП погрешность квантования определяется как единица младшего значения разряда.

Выходной величиной АЦП является цифровой код, т.е. последовательность цифр, с помощью которой представляются дискретные квантовые величины. В АЦП используют четыре основных типа кодов: натуральный двоичный, десятичный, двоично-десятичный и код Грея. Кроме этого, АЦП предназначены для управления семисегментными индикаторами.

Большинство АЦП работают с выходом в натуральном двоичном коде, при котором каждому положительному числу N ставится в соответствие код: $\{b_i\} = b_1 \cdot b_2 \dots b_n$, где b_i равно нулю или единице. При этом положительное число в двоичном коде имеет вид

$$N = \sum_{i=1}^n b_i \cdot 2^{n-i} = b_1 \cdot 2^{n-1} + b_2 \cdot 2^{n-2} + \dots + b_n \cdot 2^0.$$

Такой код называется прямым. Прямой код пригоден лишь для работы с однополярными сигналами. Полный диапазон преобразуемого сигнала равен 2^n , а $N_{\max} = 2^{n-1}$. При использовании в АЦП двоично-десятичных кодов каждая значащая десятичная цифра представляется четырьмя двоичными знаками и содержит десять значений сигнала от 0 до 9. Так как при кодировании четырьмя двоичными значениями можно получить 16 кодовых значений, то приведенное двоично-десятичное представление не является единственным. Наиболее широко используют коды, в которых цифрам в тетрадах присваивают веса $8 - 4 - 2 - 1$ или $2 - 4 - 2 - 1$:

b_4	b_3	b_2	b_1
8	4	2	1

или

b_4	b_3	b_2	b_1
2	4	2	1

8.2. ОСНОВНЫЕ ХАРАКТЕРИСТИКИ АЦП

АЦП оцениваются по их основным метрологическим характеристикам, которые можно разделить на две группы: статические и динамические.

К статическим характеристикам АЦП относят: абсолютные значения и полярности входных сигналов, входное сопротивление, значения и полярности выходных сигналов, выходное

сопротивление, значения напряжений и токов источников питания, количество двоичных и десятичных разрядов выходного кода, погрешности преобразования постоянного напряжения и др. К динамическим характеристикам АЦП относят: время преобразования, максимальную частоту дискретизации, апертурное время, динамическую погрешность и т.д.

Рассмотрим эти параметры более подробно. Основной характеристикой является разрешающая способность АЦП, которую принято определять величиной, обратной максимальному числу кодовых комбинаций на выходе АЦП. Разрешающую способность можно выражать в процентах, в количестве разрядов или в относительных единицах. Например, 10-разрядный АЦП имеет разрешающую способность $(1024)^{-1} \approx 10^{-3} = 0,1\%$. Если напряжение шкалы для такого АЦП равно 10 В, то абсолютное значение разрешающей способности будет около 10 мВ.

Точность АЦП определяется значениями абсолютной погрешности, дифференциальной и интегральной нелинейности. Абсолютную погрешность АЦП определяют в конечной точке характеристики преобразования, поэтому ее называют погрешностью полной шкалы, а измеряют в единицах младшего разряда.

Дифференциальную нелинейность (PNL) определяют через идентичность двух соседних приращений сигнала, т.е. как разность напряжений двух соседних квантов $PNL = h_i - h_{i+1}$. Определение PNL показано на рис. 3.

Интегральная нелинейность АЦП (JNL) характеризует идентичность приращений во всем диапазоне входного сигнала (рис. 6). Она определяется по максимальному отклонению сглаженной характеристики преобразования от идеально прямой линии, т.е. $JNL = U_i - U_{i_0}$, (рис. 4).

Время преобразования $T_{пр}$ обычно определяется как интервал времени от начала преобразования до появления на выходе АЦП устойчивого кода. Для одних АЦП это время постоянное и не зависит от входного сигнала, для других зависит. Если АЦП работает без устройства выборки и хранения, то время преобразования является апертурным временем.

Максимальная частота дискретизации – частота, с которой

возможно преобразование входного сигнала, при условии, что выбранный параметр не выходит за заданные пределы. Иногда максимальную частоту преобразования принимают равной обратной величине времени преобразования.

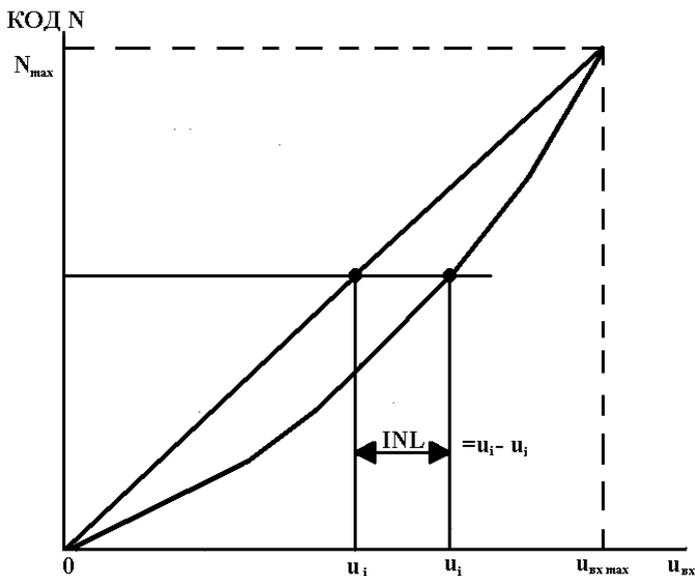


Рис. 4. Определение интегральной нелинейности

8.3. ПРИНЦИПЫ ПОСТРОЕНИЯ АЦП

АЦП мгновенных значений подразделяют на следующие основные виды: последовательного счета, последовательного приближения, параллельные, параллельно-последовательные и с промежуточным преобразованием в интервале времени. Структурная схема АЦП последовательного счета (рис. 5) содержит компаратор, при помощи которого выполняется сравнение входного напряжения с напряжением обратной связи. На прямой вход компаратора поступает входной сигнал $U_{вх}$, а на инвертирующий — напряжение обратной связи. Работа преоб-

разователя начинается с приходом импульса «ПУСК» от схемы управления, который замыкает ключ S . Через замкнутый ключ S импульсы U_1 от генератора тактовых импульсов поступают на счетчик, который управляет работой цифро-аналогового преобразователя (ЦАП). В результате последовательного увеличения выходного кода счетчика N происходит последовательно-ступенчатое увеличение выходного напряжения U_5 ЦАП. Когда выходное напряжение ЦАП сравнивается с входным напряжением, произойдет переключение компаратора, и по его выходному сигналу «СТОП» разомкнется ключ S . В результате импульсы от генератора перестанут поступать на вход счетчика. Выходной код, соответствующий равенству $U_{\text{вх}} = U_s$, снимается с выходного регистра счетчика.

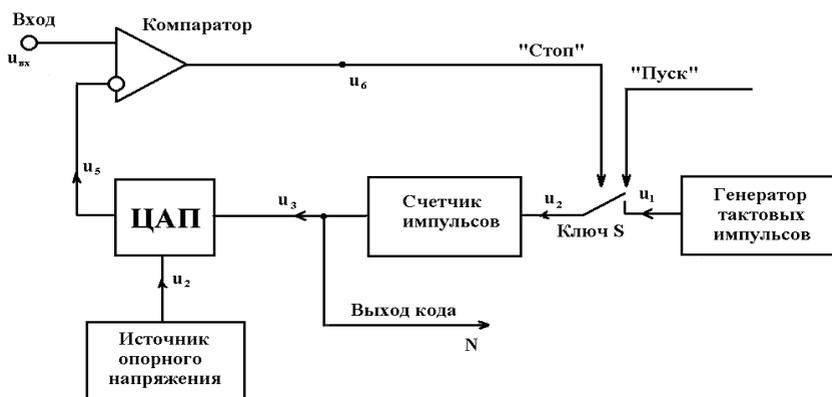


Рис. 5. Структурная схема АЦП последовательного счета

Графики, иллюстрирующие процесс преобразования напряжения в цифровой код, приведены на рис. 6. Из этих графиков следует, что время преобразования зависит от уровня входного напряжения. При числе двоичных разрядов счетчика, равном n , и периоде следования счётных импульсов T максимальное время преобразования можно определить по формуле

$$T_{\text{пр}} = (2^n - 1)T.$$

Уравнение преобразования АЦП последовательного счета можно записать в виде

$$K\Delta U = U_{\text{вх}},$$

где $0 \leq K \leq n$ — число ступеней до момента сравнения;
 ΔU — шаг квантования.

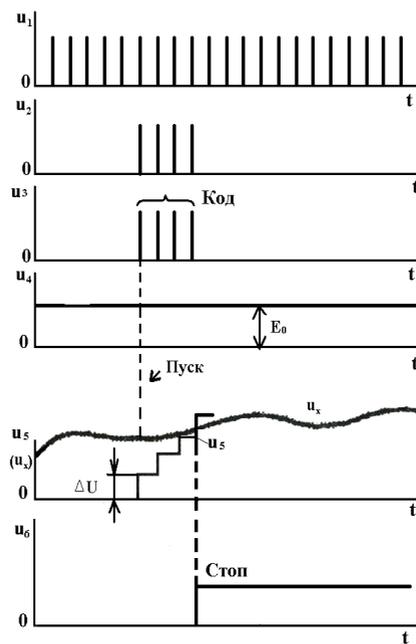


Рис. 6. Временные диаграммы процесса последовательного счета

Структурная схема АЦП последовательного приближения (рис. 7) отличается от структурной схемы последовательного счета тем, что вместо счетчика импульсов включен регистр последовательных приближений РПП.

В основе РПП лежит принцип дихотомии, т.е. последовательного сравнения преобразуемого напряжения $U_{\text{вх}}$ с $1/2, 1/4, 1/8$ и

т.д. возможного максимального его значения U_m . Это позволяет для n — разрядного АЦП выполнить весь процесс преобразования за n последовательных шагов (итераций) вместо (2^{n-1}) при использовании последовательного счета и получить существенный выигрыш по быстродействию.

На рис. 7 приведена структурная схема, реализующая метод последовательных приближений. На каждом шаге производится определение одного разряда, начиная со старшего. При первом сравнении определяется, больше или меньше напряжение $U_{вх}$, чем $U_m/2$. На следующем шаге определяется, в какой четверти диапазона находится $U_{вх}$. Каждый последующий шаг сужает область возможного результата. При каждом сравнении компаратор формирует импульсы, соответствующие состоянию «больше — меньше» (1 или 0), управляющие регистром последовательных приближений.

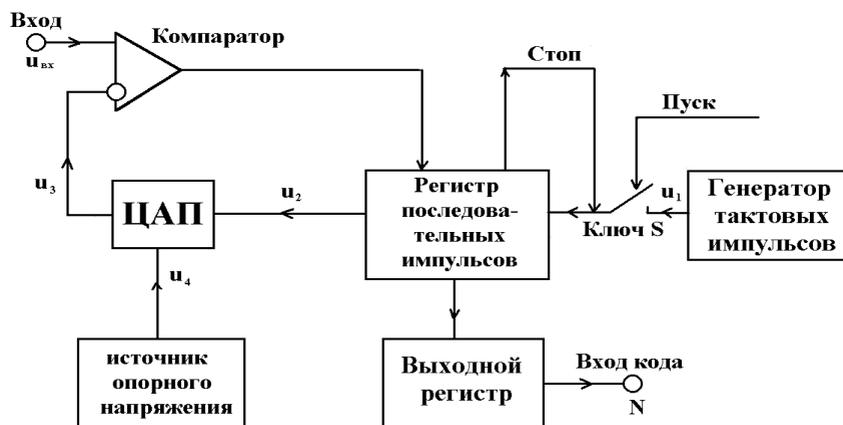


Рис. 7. Структурная схема, реализующая метод последовательных приближений

График процесса последовательного приближения приведен на рис. 8.

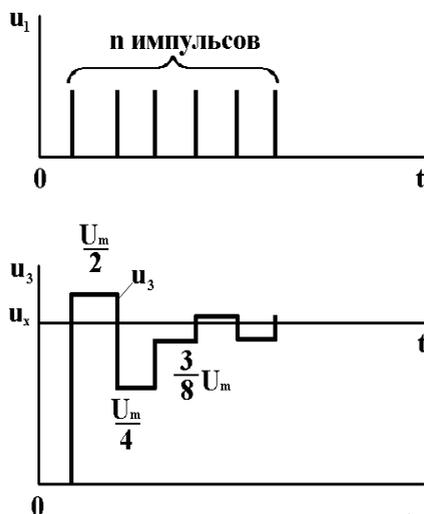


Рис. 8. График процесса последовательного приближения

Структурная схема параллельного АЦП изображена на рис. 9. Преобразователь осуществляет одновременное квантование входного сигнала $U_{вх}$ с помощью компараторов, включенных параллельно входному сигналу. Пороговые уровни компараторов установлены с помощью резистивного деления в соответствии с используемой шкалой квантования. На выходах компараторов получаем квантованный сигнал, представленный в унитарном коде.

Для преобразования унитарного кода в двоичный или двоично-десятичный используется кодирующий преобразователь. При работе в двоичном коде все резисторы имеют одинаковые сопротивления R . Время преобразования такого преобразователя составляет один такт, т.е. $T_{пр} = T$.

Максимальная частота дискретизации для данного типа преобразователя составляет примерно 100 мГц. Для получения более широкой полосы пропускания компараторы можно выполнить стробируемыми. Делитель опорного напряжения представляет собой набор низкоомных прецизионных сопротивле-

ний. По выводу «Коррекция» возможна корректировка напряжения смещения нулевого уровня на входе, а по выводу $U_{оп2}$ – абсолютной погрешности преобразования в конечной точке шкалы. Номинальные значения опорных напряжений $U_{оп1} = -0,075...0$ В, $U_{оп2} = -2,1...-1,9$ В. Типовая задержка срабатывания компараторов составляет 7 нс.

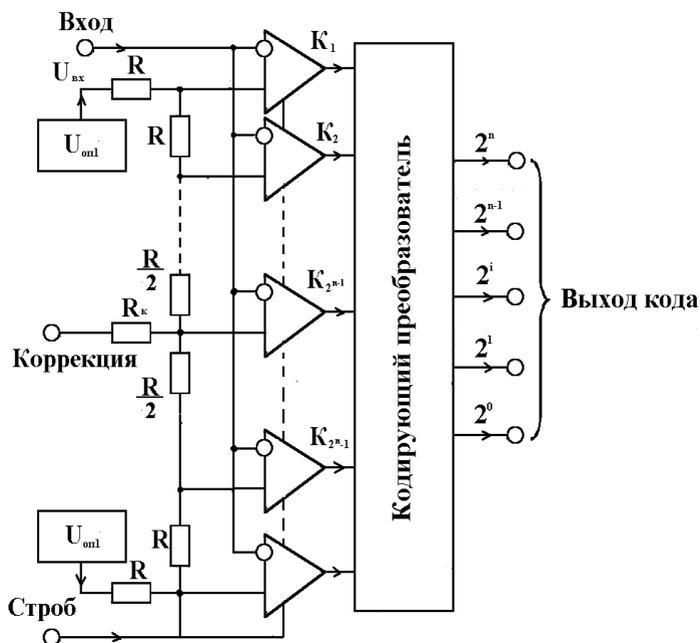


Рис. 9. Структурная схема параллельной АЦП

Параллельно последовательный АЦП работает в несколько тактов (рис. 10). В первом такте АЦП1 преобразует старшие разряды входного напряжения $U_{вх}$ в цифровой код (разряды $2^3 ... 2^5$). Затем, во втором такте, они преобразуются с помощью ЦАП в напряжение, которое вычитается из входного сигнала в вычитающем устройстве ВУ.

Такие преобразователи характеризуются меньшим быстродействием по сравнению с параллельными, но имеют меньше компараторов. Количество каскадов в таких АЦП может быть

увеличено, поэтому они часто называются конвейерными (многокаскадными).

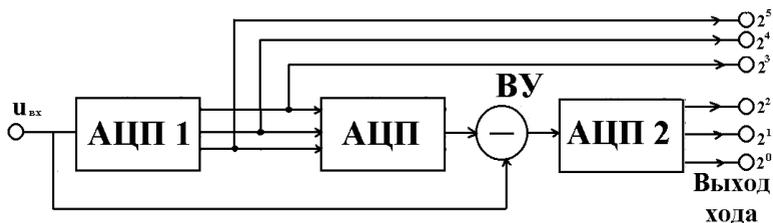


Рис. 10. Структурная схема параллельно-последовательного АЦП

К АЦП мгновенных значений также можно отнести некоторые типы АЦП с время-импульсным преобразованием. Структурная схема приведена на рис. 11. В основу работы этого преобразователя положен метод преобразования входного напряжения во временной интервал (рис. 12).

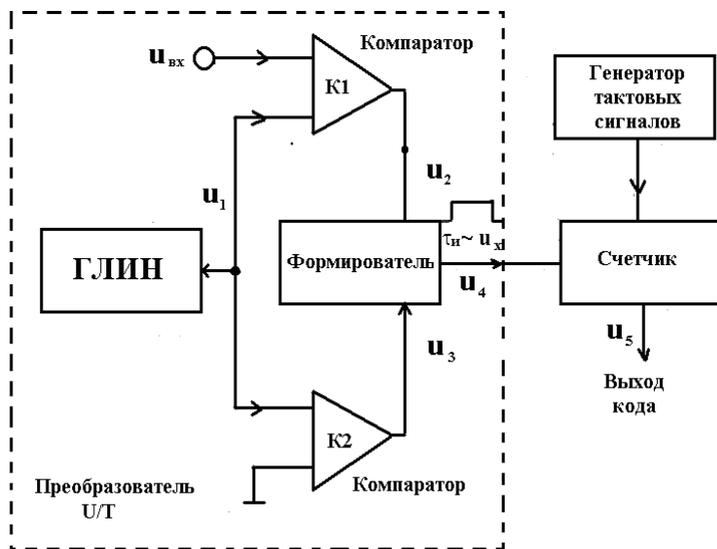


Рис. 11. Структурная схема время-импульсного преобразователя

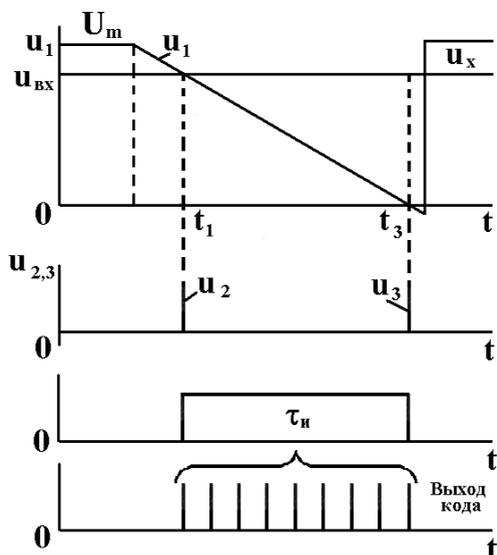


Рис. 12. График преобразования для время-импульсного АЦП

АЦП состоит из генератора, линейно изменяющегося напряжения ГЛИН, двух компараторов К1 и К2, формирователя длительности импульса $T_{И}$, генератора тактовых импульсов и счетчика, с выхода которого снимается код преобразованного напряжения. Первый импульс U_2 формируется при сравнении напряжения $U_{вх}$ с напряжением U_1 , второй импульс U_3 формируется при достижении напряжением U_1 нулевого уровня. Время преобразования таких АЦП в лучшем случае составляет 20 ... 50 мкс.

Уравнение АЦП определяется следующим образом. Напряжение U_1 вырабатывается ГЛИН

$$U_1 = U_m - Kt,$$

где K — крутизна пилообразного напряжения.

Моменты времени срабатывания компараторов К1 и К2:

$$t_2 = \frac{U_{\text{вх}} - U}{K}; \quad t_3 = \frac{U_m}{K}.$$

Длительность импульса определяется как разность $T_{\text{И}} = t_3 - t_2 = U_{\text{вх}}/K$. Количество импульсов, подсчитанных счетчиком, равно $N = f_0 \cdot t_{\text{и}}$, где f_0 частота тактового генератора.

АЦП средних значений (интегрирующие АЦП) разделяются на следующие виды: с времяимпульсным преобразованием, с частотно-импульсным преобразованием и со статистическим усреднением. Наибольшее распространение получили АЦП с время импульсным преобразованием и АЦП с частотно-импульсным преобразованием. Работа АЦП с время-импульсным преобразованием разделяется на три такта (рис. 13). В первом такте производится заряд интегратора, во втором – его разряд, в третьем – коррекция нулевого уровня интегратора.

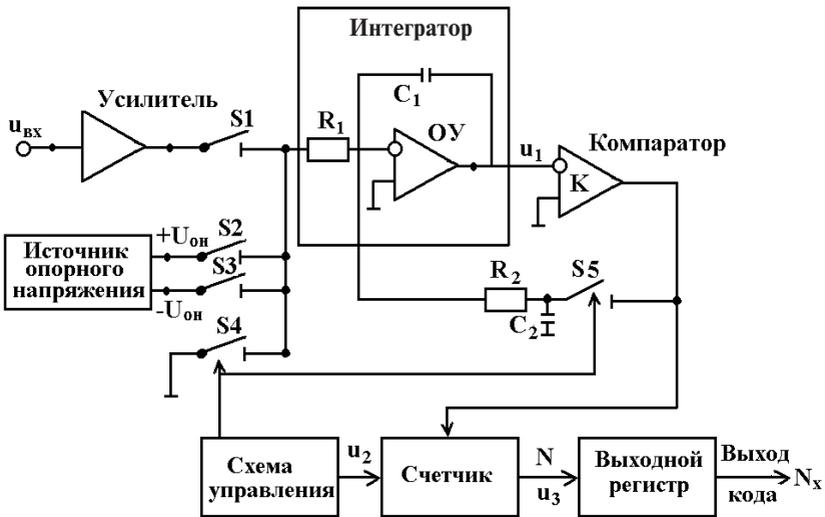


Рис. 13. Структурная схема АЦП двойного интегрирования

В первом такте, имеющем фиксированную длительность T_0 , замкнут ключ S_1 (остальные разомкнуты). В этом случае входное напряжение $U_{\text{вх}}$ через замкнутый ключ $S_{1\text{и}}$ резистор R_1 за-

ряжает емкость C_1 интегратора; и входное напряжение растет линейно во времени. К концу интервала T_0 напряжение на выходе интегратора будет равно

$$U_1(T_0) = K \int_0^{T_0} U_{\text{вх}} dt = KT_0 U_{\text{вх}},$$

Во втором такте происходит разряд интегратора. В зависимости от требуемой полярности замыкается один из ключей S_2 или S_3 . Разряд интегратора происходит с постоянной скоростью, которая не зависит от накопленного в интеграторе заряда, поэтому с увеличением накопленного заряда время увеличивается. Конец разряда интегратора фиксируется компаратором K , после чего ключ S_2 (или S_3) размыкается. Заполнение интервала T_x счетными импульсами, поступающими от схемы управления, позволяет найти числовой код $N_x = T_x f_0$.

На третьем этапе производится коррекция нулевого уровня, для чего замыкаются ключи S_5 , а остальные ключи размыкаются. Так как вход интегратора через сопротивление R_1 соединен с общей шиной, то конденсатор C_2 через замкнутый ключ S_5 заряжается до напряжения ошибки, которое после размыкания ключей S_4 и S_5 вычитается из входного сигнала. График процесса приведен на рис. 14.

Следующим типом интегрирующего АЦП с частотно-импульсным преобразованием, принцип работы которого основан на предварительном преобразовании входного напряжения в пропорциональную ему частоту следования импульсов, которая затем измеряется за фиксированный интервал времени (рис. 15). Подсчитанное количество импульсов является цифровым эквивалентом входного напряжения (рис. 16).

Основным звеном в этой схеме является частотно-импульсный преобразователь напряжения в частоту (ПНЧ). При помощи ПНЧ входное напряжение преобразуется в частоту импульсов, при этом $f = KU_{\text{вх}}$. Число импульсов, подсчитанных счетчиком за выбранный интервал времени T_c , определяется формулой

$$N_x = \int_0^{T_u} f dt = \int_0^{T_u} U_{\text{ВХ}} dt = K T_u \bar{U}_{\text{ВХ}}$$

где $U_{\text{ВХ}} = T_u^{-1} \int_0^{T_u} U_{\text{ВХ}} dt$ – среднее значение напряжения на интервале T_u .

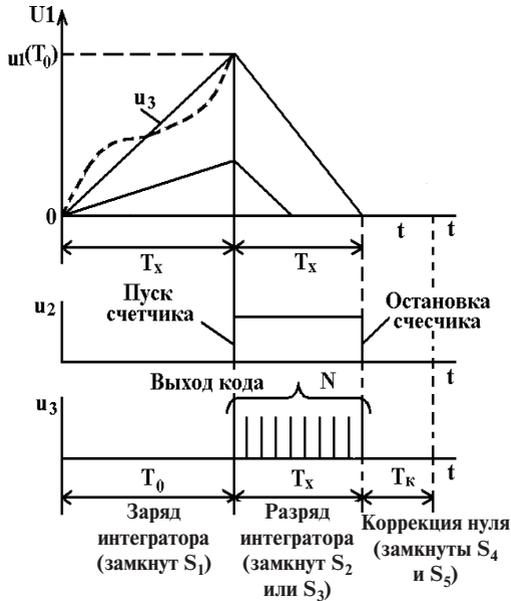


Рис. 14. График процесса преобразований при двойном интегрировании

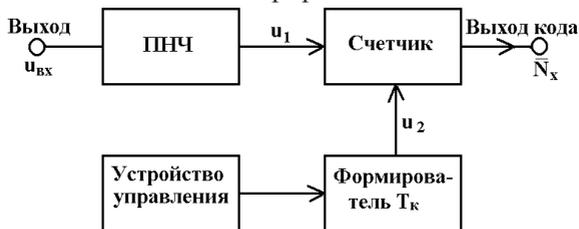


Рис. 15. Структурная схема АЦП с частотно-импульсным преобразованием

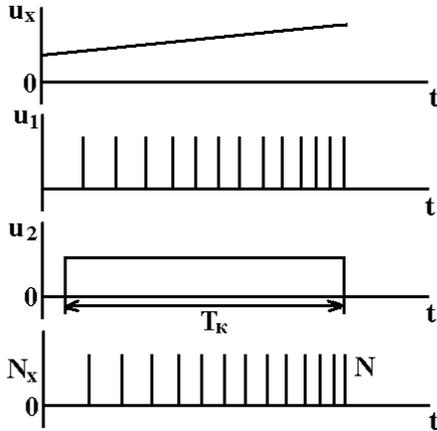


Рис. 16. Процесс частотно-импульсного преобразования

Так как погрешность ПНЧ практически входит в погрешность АЦП, то для минимизации наиболее часто в качестве ПНЧ используется преобразователь с импульсной обратной связью (рис. 17).

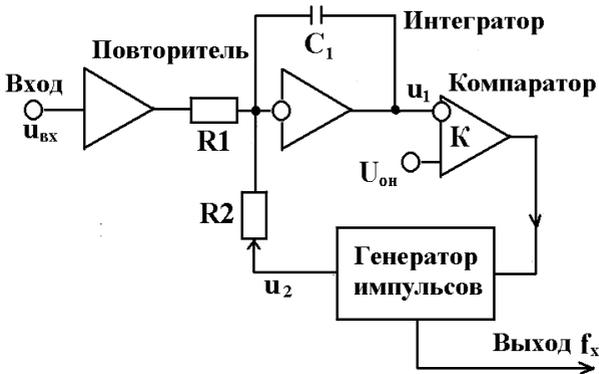


Рис. 17. Структурная схема преобразователя напряжения в частоту с обратной связью

ПНЧ с импульсной обратной связью состоит из входного повторителя напряжения, интегратора и компаратора, управляющего генератора импульсов в цепи обратной связи интегратора.

Заряд конденсатора C_1 интегратора осуществляется входным напряжением $U_{вх}$, а разряд производится импульсом с постоянной вольт-секундной площадью. Если входное напряжение имеет отрицательную полярность, то импульсы генератора должны быть положительными и наоборот. График работы преобразователя приведен на рис. 18.

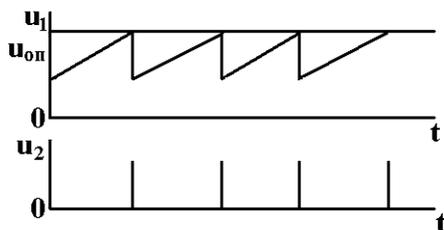


Рис. 18. График преобразователя «напряжение-частота»

МЕТОДИЧЕСКИЕ УКАЗАНИЯ К РАЗРАБОТКЕ ПРЕОБРАЗОВАТЕЛЕЙ УРОВНЕЙ (ПУ)

Преобразователи уровней (ПУ) — специальные элементы цифровых устройств, предназначенные для обеспечения совместимости уровней цифровых элементов различных серий. Иногда ПУ называют трансляторами уровней.

При проектировании микроэлектронной аппаратуры на цифровых интегральных микросхемах (ИМС) на практике возникает необходимость в совместном использовании цифровых ИМС различных серий. Эти ИМС могут существенно различаться как конструктивно-технологическими, схемотехническими решениями, так и электрическими параметрами, вследствие чего они не могут сопрягаться непосредственно. ПУ позволяет обеспечить управление интегральным логическим элементом (ЛЭ) одной серии с помощью интегрального логического элемента другой серии, т. е. добиться электрического и временного сопряжения этих двух элементов.

Каждый ЛЭ характеризуется набором входных и выходных статических и динамических параметров, некоторые из кото-

рых показаны на рис. 19. К статическим параметрам относятся: $U_{\text{вх}}$ и $U_{\text{вых}}$ — входное и выходное напряжения; U^1, U^0 — уровни логической 1 и логического 0; $I_{\text{вх}}^{1,0}, I_{\text{вых}}^{1,0}$ — входные и выходные токи ЛЭ в состояниях логического 0 и логической 1 по входу и выходу; $I_{\text{н}}$ — ток нагрузки; $U_{\text{п}}^+$ — допустимая статическая помеха на нулевом уровне (помехозащищенность снизу) и $U_{\text{п}}^-$ — допустимая статическая помеха на единичном уровне (помехозащищенность сверху).

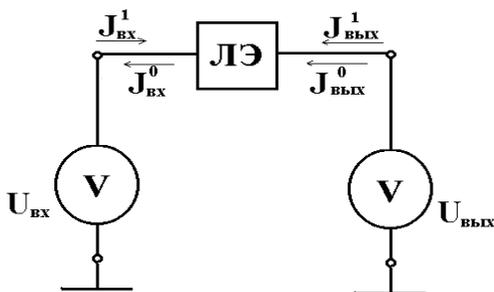


Рис. 19. Схема логического элемента

Средние значения этих параметров, пределы их изменений и полноты у различных ЛЭ разные.

Для удобства дальнейшего изложения введем следующие обозначения: наименьшее и наибольшее значения некоторой величины V обозначим \underline{V} и \overline{V} соответственно.

На рис. 20 представлена обобщенная структурная схема согласования элементов ЛЭ1 и ЛЭ2 с различными типами логики и схемотехники. Основным элементом схемы согласования является преобразователь уровня П2. Входной П1 и выходной П3 каскады обеспечивают согласование выходов ЛЭ1 со входом П2 и выхода П2 со входом ЛЭ2. В отличие от логических элементов, у которых значения уровней входных и выходных сигналов, как правило, совпадают, у ПУ значения входных и выходных сигналов всегда различны. Это характерный признак ПУ. Поэтому для обеспечения полного сопряжения уровней ЛЭ1 и ЛЭ2 необходимо, чтобы входной каскад ПУ — П1 был ре-

ализован аналогично схеме выходного каскада ЛЭ1, точно так же выходной каскад ПУ – ПЗ должен быть реализован по схеме входного каскада ЛЭ2. Чтобы обеспечить выполнение этих условий для питания ПУ, необходимо одновременно использовать питающие напряжения как ЛЭ1, так и ЛЭ2.

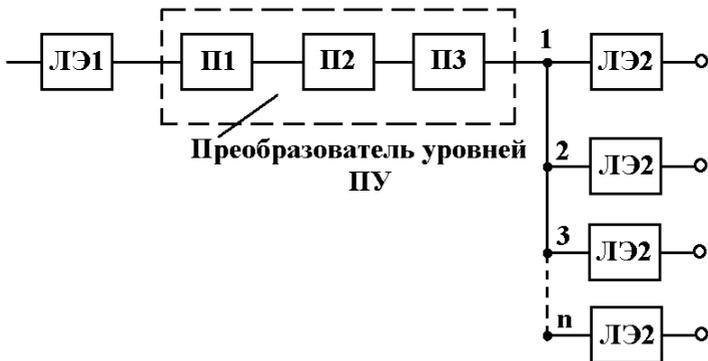


Рис. 20. Обобщенная структурная схема согласования элементов

В некоторых случаях, если расстояния ЛЭ1 – ПУ и ПУ – ЛЭ2 (см. рис. 10) небольшие, например когда ЛЭ1, ПУ, ЛЭ2 размещены на одной и той же плате или в одном корпусе микросхемы, то схему ПУ можно упростить, исключив из нее каскады П1 или П3, или оба. В общем случае, когда предполагается изготовить ПУ в виде отдельной ИС или микросборки, желательно, чтобы ПУ содержал все три каскада П1 – Ш – П3, так как при этом ограничения на длину связей между ПУ и цифровыми ИС с ЛЭ будут такими же, как для связей между цифровыми ИС в данной аппаратуре. Это в определенной степени облегчит конструирование электронных блоков аппаратуры.

Кроме обеспечения совместимости, уровней сигналов ПУ должны удовлетворять специальным требованиям, например таким, как:

- ♦ сохранение преобразователем порогового, уровня управляющего элемента ЛЭ1 и уровней токов элементов ЛЭ1 и ЛЭ2;

- обеспечение преобразования уровней с логической инверсией (если на входе ПУ A , то на выходе \bar{A}) или без инверсии;
- обеспечение заданных требований по нагрузочной способности и параметрам быстродействия.

Обеспечение заданных требований по нагрузочной способности сводится к реализации преобразования выходного логического уровня элемента ЛЭ1 во входной логический уровень элемента ЛЭ2 с заданным коэффициентом разветвления n (т.е. ПУ должен давать требуемый логический уровень для n элементов ЛЭ2, параллельно подключенных к выходу ПУ).

Обеспечение заданных требований по параметрам быстродействия обычно сводится к тому, что ПУ не должен ухудшать быстродействие цифрового устройства, в котором он используется, т.е. задержка на переключение ПУ не должна быть больше задержки наиболее медленного из элементов ЛЭ1 и ЛЭ2.

Можно сформулировать общие правила построения ПУ, пригодные для большинства возможных вариантов преобразователей уровня [7]:

- преобразователи уровней проектируются для конкретных схем с обязательным учетом выходных характеристик и параметров управляющего элемента, а также входных характеристик и параметров управляемого элемента;
- перепад логических уровней управляющего элемента должен быть достаточным для надежного функционирования преобразователей уровней;
- преобразователь уровней должен обеспечивать необходимые динамические параметры с учетом емкостных и активных нагрузок.

По схемотехнической реализации основных логических функций цифровые ИМС, наиболее распространенные в настоящее время, подразделяются на следующие группы:

- ИМС транзисторно-транзисторной логики (ТТЛ, ТТЛШ);
- ИМС эмиттерно-связанной логики (ЭСЛ);

- ИМС на МДП транзисторах (КМДП-логика, р-МДП-логика, n-МДП-логика);
- ИМС на элементах инжекционной логики (И²Л).

Рассмотреть в одном пособии все варианты преобразователей уровней, предназначенных для сопряжения цифровых ИМС и принадлежащих к перечисленным выше группам, не представляется возможным.

Целью настоящих методических указаний является научить студента самостоятельно проектировать схемы ПУ, предназначенные для согласования ЛЭ, выполненных на основе ТТЛ и КМДП технологий.

Типовые значения основных статических параметров рассматриваемых групп ИМС при наихудшем сочетании дестабилизирующих факторов и технологических разбросов приведены в табл. 4.

Т а б л и ц а 4

Параметр, единица измерения	Элементная база	
	ТТЛ	КМДП
$E, В$	$+5 \pm 5\%$	$+ (5 \div 9) \pm 5\%$
$U^0, В$	$\leq + 0,4$	$\leq + 0,3$
$U^1, В$	$+ 2,4 \div 4,5$	$+ 4,5 \div 8,5$
$I_{ВХ}^1, мА$	$\leq 0,1$	$\leq 1,5 \cdot 10^{-3}$
$I_{ВХ}^0, мА$	$\leq 1,6$	$\leq 1,5 \cdot 10^{-3}$
$I_{ВЫХ}^1, мА$	≤ 1	$\leq 2,5$
$I_{ВЫХ}^0, мА$	≤ 16	$\leq 2,5$
$U_{П}^{\pm}, В$	$\leq 0,6$	$1 \div 3$

В составе схем малой и средней степеней интеграции ТТЛ и КМДП типов имеются специально разработанные преобразователи уровней.

Отечественная промышленность выпускает микросхемы ПУ типов КМДП \rightarrow ТТЛ и ТТЛ \rightarrow КМДП серий К176, К561, К564.

Наиболее известными ПУ КМДП \rightarrow ТТЛ являются микросхемы К176ПУ5, К561ЛН1, К564ЛН2.

Микросхема К176ПУ1 содержит пять инверторов и имеет два вывода питания: $E1 = 5 \text{ В}$ и $E2 = 9 \text{ В}$. Микросхема К176ПУ2 содержит в одном корпусе шесть преобразователей КМДП \rightarrow ТТЛ. Особенностью этой микросхемы является повышение значения выходных токов логического 0 и логической 1, что необходимо для работы на значительную емкостную нагрузку.

В корпусе микросхемы К176ПУ3 расположены шесть ПУ КМДП \rightarrow ГТЛ без инверсии выходов, имеются два вывода питания $E1$ и $E2$. Время завершения переходных процессов преобразования уровней КМДП \rightarrow ТТЛ не превышает 100 нс для случая перехода от низкого уровня к высокому и 40 нс для случая обратного перехода.

Отличительной особенностью микросхемы К176ПУ5 является то, что каждый из четырех ее ПУ имеет прямой и инверсный выходы. Микросхема К176ПУ4 содержит в своем корпусе шесть ПУ – буферных усилителей и работает от одного источника питания $E1$.

Микросхема К564ПУ6 содержит четыре схемы сдвига логических уровней от низкого напряжения к высокому, т.е. ТТЛ \rightarrow КМДП, и питается от двух источников питания: $E1 = 5 \text{ В}$ и $E2 = (10 \div 15) \text{ В}$. Отличительной особенностью этой микросхемы является наличие отдельных для каждого канала сигналов решения; при запрещающем сигнале соответствующий выход микросхемы переходит в высокоомное состояние.

8.4. ПРЕОБРАЗОВАТЕЛЬ УРОВНЕЙ ТТЛ \rightarrow КМДП

На рис. 21, а представлена простейшая схема преобразования уровней элемента ТТЛ-типа в уровни элемента КМДП-типа (ТТЛ \rightarrow КМДП). Первый каскад (на транзисторе VT_1) выполняет функции обычного инвертора-усилителя. Второй каскад (на транзисторах VT_2 и VT_3) представляет собой обычный комплементарный каскад. Чтобы этот каскад работал нормально, значения порогов $U_{\text{пор}}$ транзисторов VT_2 и VT_3 должны удовлетворять условию $U_{\text{пор. } VT_2} + U_{\text{пор. } VT_3} \leq E$.

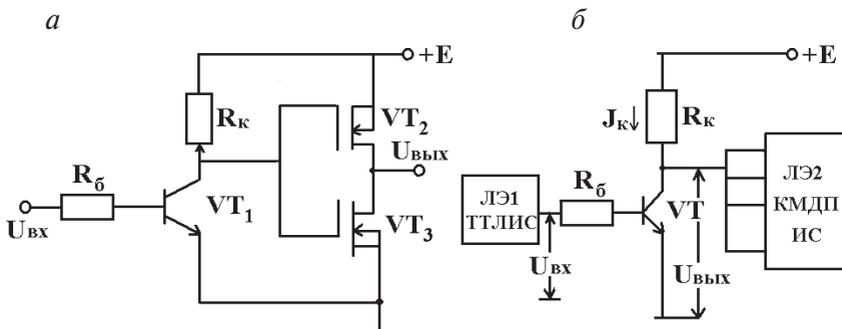


Рис. 21. Схема преобразования уровней

Схема ПУ работает следующим образом. При $U_{\text{вх}} = U_{\text{ТТЛ}}^0$ транзистор VT_1 находится в отсечке, и на выходе первого каскада $U \approx +E$. Транзистор VT_2 заперт, а VT_3 открыт, на выходе схемы $U_{\text{вых}} \approx 0 \leq U_{\text{КМДП}}^0$.

При $U_{\text{вх}} = U_{\text{ТТЛ}}^{-1}$ транзистор VT_1 отпирается до насыщения благодаря базовому току, равному $(U_{\text{вх}} - e_{\text{об}})/R_6$, где $-e_{\text{об}}$ напряжение на р-п-переходе Б-Э насыщенного транзистора. Остаточное напряжение между коллектором и эмиттером насыщенного транзистора $U_{\text{кэ н}}$ близко к нулю (для кремниевых транзисторов $U_{\text{кэ н}} \approx 0,2 \text{ В}$), и транзистор VT_2 открыт, а VT_3 заперт. Следовательно, $U_{\text{вых}} \approx +E \geq U_{\text{КМДП}}^1$. Недостаток схемы — одновременное использование и биполярных, и полевых транзисторов в одной микросхеме, что затрудняет ее изготовление в виде интегральной полупроводниковой схемы, хотя эту схему ПУ можно изготовить в виде гибридной микросборки. В случае, когда ставится задача спроектировать ПУ ТТЛ \rightarrow КМДП для расположенных на одной и той же плате конкретных ТТЛ ИС и КМДП ИС с заданными нагрузочной способностью ПУ — n , частотой переключения П — f и температурным диапазоном работы ПУ, схема преобразователя может содержать только один биполярный транзистор VT , а также резисторы R_k и R_6 (рис. 21, б).

Напряжение E выбирают равным напряжению питания КМДП ИС.

Если $U_{\text{вх}} = U_{\text{ТТЛ}}^0 < e_{\text{об}}$, то VT находится в режиме отсечки (рис. 22, а), и напряжение на его коллекторе, равное напряжению на входе ПУ, не должно быть меньше уровня логической 1 КМДП-элементов, т.е. $U_{\text{КМДП}}^1$:

$$U_{\text{ВЫХ}} = E - (nI_{\text{вх КМДП}}^1 + I_{\text{Кб о}})R_{\text{К}} \geq U_{\text{КМДП}}^1, \quad (1)$$

где n – нагрузочная способность ПУ;

$I_{\text{вх КМДП}}^1$ – малый ток, обусловленный в основном охранными диодами, подключенными к затворным входам транзисторов (р-п-переходы, смещенные в обратном направлении);

$I_{\text{Кб о}}$ – обратный ток коллекторного перехода транзистора VT.

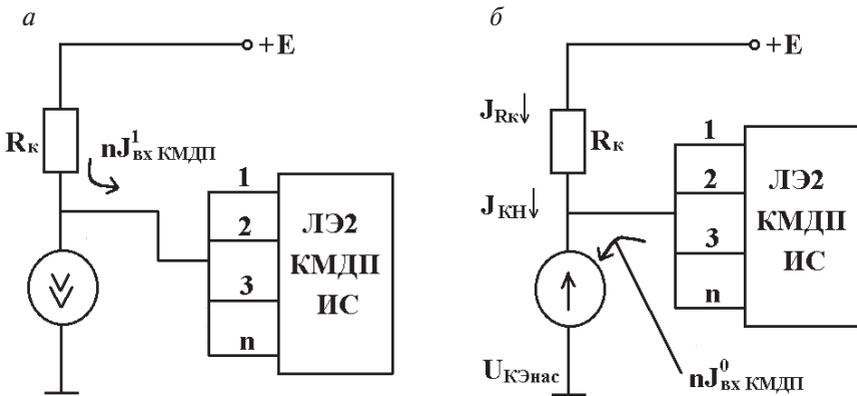


Рис. 22. Эквивалентные схемы преобразования уровней

Если $U_{\text{вх}} = U_{\text{ТТЛ}}$, целесообразно обеспечить насыщение транзистора VT со степенью насыщения $S = 1,5 \div 2$, т.е.

$$I_{\text{б}} = SI_{\text{би}} = S \frac{I_{\text{КН}}}{\beta}, \quad (2)$$

где $I_{\text{КН}}$ – ток коллектора насыщенного транзистора VT.

Из рис. 22, б видно, что ток $I_{\text{б}}$, протекающий в цепи базы транзистора VT при условии, что $U_{\text{вх}} = U_{\text{ТТЛ}}^1$, равен

$$I_{\text{б}} = \frac{U_{\text{вх}} - e_{\text{об}}}{R_{\text{б}}} = \frac{U_{\text{ТТЛ}}^1 - e_{\text{об}}}{R_{\text{б}}}, \quad (3)$$

вычисленной по формуле (3) ток $I_{\text{б}}$ не должен превышать выходной ток $I_{\text{вых ТТЛ}}^1$, обеспечиваемый ТТЛ-элементом в состоянии логической 1, а также должен быть меньше максимального допустимого тока $I_{\text{б макс}}$ выбранного транзистора VT, т.е.:

$$I_{\text{б}} \leq I_{\text{вых ТТЛ}}; \quad (4, \text{ а})$$

$$I_{\text{б}} < I_{\text{б макс}}. \quad (4, \text{ б})$$

В коллектор насыщенного транзистора VT (рис. 22, б) втекает ток $I_{\text{к н}}$, который складывается из тока $I_{\text{к}}$, протекающего через резистор $R_{\text{к}}$ и n входных токов $I_{\text{вх кмдп}}^0$ КМДП-элемента, т.е.

$$I_{\text{кн}} = IR_{\text{к}} + nI_{\text{вх кмдп}}^0 = \frac{E - U_{\text{кэ н}}}{R_{\text{к}}} + nI_{\text{вх кмдп}}^0. \quad (5)$$

Ток $I_{\text{к н}}$, найденный по формуле (5), должен быть меньше максимально допустимого тока $I_{\text{к макс}}$ выбранного транзистора VT, т.е.

$$I_{\text{к н}} < I_{\text{б макс}}. \quad (6)$$

Напряжение $U_{\text{вых}}$ на выходе ПУ, равное потенциалу на коллекторе насыщенного транзистора VT $U_{\text{кэ н}}$, не должно превышать уровня логического 0 КМДП-элемента $U_{\text{кмдп}}^0$

$$U_{\text{вых}}^0 = U_{\text{кэ н}} \leq U_{\text{кмдп}}^0.$$

Статические свойства схемы ПУ наглядно отражаются ее передаточной характеристикой – зависимостью $U_{\text{вых}} = f(U_{\text{вх}})$.

На передаточной характеристике рассматриваемой схемы ПУ можно выделить три участка.

Если $U_{\text{вх}} \leq e_{\text{об}}$, то VT находится в режиме отсечки и $U_{\text{вых}}$ определяется по формуле (1).

Если $U_{\text{вх}} \leq e_{\text{об}}$, то VT открыт, и ток базы определяется по формуле (3). Пока $I_{\text{б}} \leq I_{\text{бн}} = \frac{I_{\text{кн}}}{\beta}$ VT работает в активном режиме и мы пренебрегли малым током $n I_{\text{вх кмпд}}^0$.

$$U_{\text{вых}} = E - (I_{\text{к}} + n I_{\text{вх кмпд}}^0) R_{\text{к}} \approx E - I_{\text{к}} R_{\text{к}} = E - \frac{U_{\text{вх}} - e_{\text{об}}}{R_{\text{с}}} \beta R_{\text{к}}. \quad (7)$$

Ток $I_{\text{б}}$ достигает значения $I_{\text{бн}}$ при $U_{\text{вх}} = e_{\text{об}} + I_{\text{бн}} R_{\text{б}}$, поэтому, если $U_{\text{вх}} > (e_{\text{об}} + I_{\text{бн}} R_{\text{б}})$, то VT находится в насыщении и $U_{\text{вых}} = U_{\text{кен}}$.

На графике $U_{\text{вых}} = f(U_{\text{вх}})$ ПУ проводят уровни $U_{\text{кмпд}}^1$ и $U_{\text{кмпд}}^0$. Абсцисса точки пересечения характеристики $U_{\text{вых}} = f(U_{\text{вх}})$ с уровнем $U_{\text{кмпд мин}}^1$ соответствует пороговому напряжению $U_{\text{пор}}^1$ входного сигнала ПУ. Абсцисса точки пересечения характеристики $U_{\text{вых}} = f(U_{\text{вх}})$ с уровнем $U_{\text{кмпд макс}}^0$ равна пороговому значению $U_{\text{пор}}^0$ входного сигнала ПУ.

Для того чтобы уровни выходных сигналов ТТЛ-элемента могли использоваться в качестве уровней входного сигнала ПУ, необходимо соблюдать условия:

$$U_{\text{тл макс}}^0 \leq U_{\text{пор}}^1; \quad U_{\text{тл макс}}^1 \leq U_{\text{пор}}^0. \quad (8)$$

Указанные неравенства выполняются с некоторым запасом. Так как $U_{\text{тл макс}}^0 < U_{\text{пор}}^1$, то допускаются некоторые паразитные (помеховые) измерения входного сигнала, которые не приводят к изменению сигнала на входе ПУ до уровня, меньшего $U_{\text{кмпд мин}}^1$. Статическую помехоустойчивость ПУ характеризуют параметры $U_{\text{п}}^+$ и $U_{\text{п}}^-$. Напряжение $U_{\text{п}}^+ = U_{\text{пор}}^- - U_{\text{тл макс}}^0$ (рис. 23) характеризует помехоустойчивость схемы ПУ к помеховым выбросам положительной полярности уровня логического 0 на его входе.

Аналогично $U_{\text{п}}^- = U_{\text{тл макс}}^1 - U_{\text{пор}}^0$ характеризует помехоустойчивость схемы ПУ к отрицательным измерениям уровня логической 1 на его входе.

Значения $U_{\text{п}}^+$ и $U_{\text{п}}^-$ можно определить аналитически и графически.

Более точный анализ помехозащищенности следует проводить для наихудшего сочетания параметров ПУ и температуры. В этом случае будет не одна передаточная характеристика ПУ, а 0 целое семейство, по которому более корректно определяют $U_{\text{п}}^+$ и $U_{\text{п}}^-$.

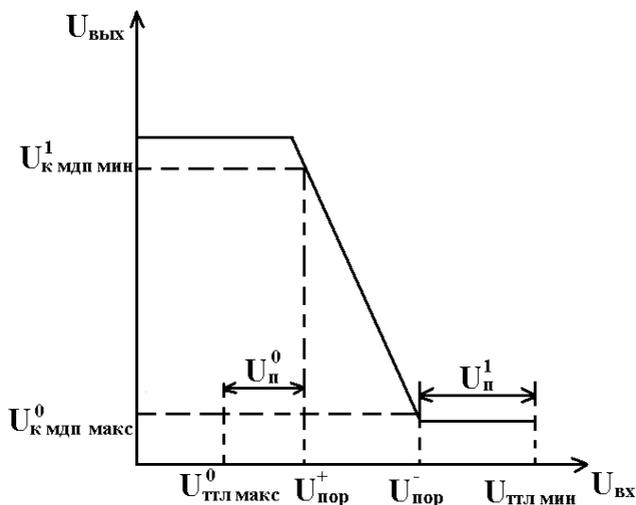


Рис. 23. Выходная характеристика ТТЛ-элемента

Важной характеристикой ПУ является его быстродействие, которое определяется максимально допустимой частотой следования входных сигналов, представляющих кодовые символы 0 и 1 каждый из которых приводит к переключению ПУ.

Очевидно, что быстродействие зависит от общей длительности переходного процесса, возникающего при воздействии переключающего сигнала и обусловленного инерционностью транзистора и перезарядом паразитных емкостей в процессе переключения. В рассматриваемой схеме ПУ обычно процесс переключения из состояния логического 0 в состояние логической 1 происходит медленнее и определяется процессом заряда нагрузочной емкости $C_{\text{н}}$ через резистор $R_{\text{н}}$.

Если выбрать транзистор VT, у которого граничная частота переключения в несколько раз выше заданной частоты переключе-

чения ПУ, то при запираании транзистора его инерционностью можно пренебречь и длительность $t^{0,1}$ можно рассчитать, исходя из упрощенной схемы (см. рис. 13):

$$t^{0,1} = 2,3R_K C_H,$$

где $C_H = nC_{ВХ} + C_M$;
 n — нагрузочная способность ПУ;
 $C_{ВХ}$ — входная емкость КМДП-элемента;
 C_M — емкость монтажа.

Если задана частота переключения ПУ — f , то время переключения $t_{пер} = \frac{1}{f}$ и необходимо обеспечить условие

$$f^{0,1} \leq t_{пер}. \quad (10)$$

Если частота переключения f не задана, то спроектировать ПУ нужно так, чтобы он не ухудшал быстродействия цифрового устройства, в котором он используется, т.е. должно выполняться неравенство:

$$f^{0,1} \leq t_{макс}. \quad (11)$$

где $f^{0,1}$ — наибольшее время задержки распространения сигнала дин ТТЛ и КМДП-элементов, $t_{макс}^{0,1} = \max(t_{эд р ттл}^{0,1}, t_{эд р кмдп}^{0,1})$.

Значения резисторов R_K и R_6 определяются из условий двухсторонних ограничений, изложенных ниже.

Из условия, что напряжение на выходе ПУ не должно быть меньше напряжения $U_{кмдп}^1$, для наилучшего соотношения параметров определяем первое ограничение сверху на величину R_K :

$$R_K \leq \frac{\underline{E} - U_{кмдп}^1}{n\bar{I}_{вх кмдп} + \bar{I}_{к60}}, \quad (12)$$

где \underline{E} — минимальное напряжение питания при заданном допуске;

$n\bar{I}_{\text{вхКМДП}}^1 + \bar{I}_{\text{кбo}}$ — максимальное значение входного тока КМДП-элемента и обратного тока коллектора транзистора VT, которые достигаются при максимальной температуре $T_{\text{макс}}$ заданного температурного диапазона работы ПУ.

Для нахождения $\bar{I}_{\text{вхКМДП}}^{-1}$ и $\bar{I}_{\text{кбo}}$ можно использовать известное упрощенное выражение, описывающее зависимость обратного тока p-n-перехода I_0 от температуры окружающей среды T ,

$$I_0(T) \approx I_0(T_0) 2^{\frac{T-T_0}{T^*}},$$

где T^* — приращение температуры, при которой обратный ток $I_0(T_0)$ удваивается ($T^* \approx (8 \div 10)^\circ \text{C}$ для германия и $T^* \approx (6 - 7)^\circ \text{C}$ для кремния);

T — температура, при которой определяют ток I_0 ;

$I_0(T_0)$ — ток I_0 при некоторой исходной температуре T_0 , который приводится в справочнике.

Второе ограничение сверху на величину R_k определяется требованиями обеспечения заданного быстродействия ПУ (формулы (9) и (10))

$$R_k \geq \frac{t}{2,3 f C_y} \quad (13, a)$$

при выполнении условия, что спроектированный ПУ не ухудшит быстродействие электронной схемы, построенной на ТТЛ и КМДП-элементах (формулы (9) и (11))

$$R_k \leq \frac{t_{\text{макс}}^{0,1}}{I_{\text{к макс}} - n\bar{I}_{\text{вхКМДП}}}, \quad (14)$$

где \bar{E} — максимальное напряжение питания при заданном допуске.

Таким образом, получаем двустороннее ограничение на величину R_k – формулы (12) – (14).

С точки зрения уменьшения мощности, потребляемой ПУ необходимо выбрать величину R_k наибольшей, удовлетворяющей двустороннее ограничение и в соответствии со стандартным рядом номиналов резистора.

Мощность, рассеиваемая на резисторе R_k при насыщении транзистора VT,

$$P_{R_k} \geq \frac{(\bar{E} - U_{кэн})^2}{R_k}. \quad (15)$$

В соответствии с величиной P_{R_k} выбираем мощность резистора R_k .

Из условия, что ток базы $I_б$ транзистора VT не должен превышать ток $I_{вых\ ТТЛ}^1$ (формулы (2) и (4, а), получаем первое ограничение снизу на величину $R_б$:

$$R_б \geq \frac{U_{ТТЛ}^1 - e_{об}}{I_{выхТТЛ}^1}. \quad (16)$$

Для определения ограничения сверху на величину $R_б$ потребуем, чтобы при минимальном значении β для выбранного транзистора VT обеспечивалась степень насыщения S . Используя формулы (2), (3) и (5) при наихудшем сочетании параметров (E , β и $I_{вх\ кмпд}^0$) и выбранных значениях R_k и S получим:

$$R_б \geq \frac{U_{ТТЛ}^1 - e_{об}}{I_{выхТТЛ}^1}. \quad (17)$$

откуда, предположив, что $n \bar{I}_{вхКМПД}^0 \approx 0$, имеет:

$$R_б \leq \frac{\beta(U_{ТТЛ}^1 - e_{об})R_k}{S(\bar{E} - U_{кэн})}. \quad (18)$$

Таким образом, получаем двустороннее ограничение на величину $R_с$ — формулы (16), (17) и (18).

Величину $R_с$ выбираем наибольшей, удовлетворяющей двустороннее ограничение и в соответствии со стандартным рядом номиналов резистора.

Определим мощность, потребляемую ПУ. Если $U_{вх} = U_{ТТЛ}^0$, то VT находится в режиме отсечки (см. рис. 12) и согласно формуле (1) через резистор $R_к$ протекает ток $nI_{вх КМДП}^1 + I_{кб о}$, который будет максимальным при наибольшей заданной температуре. Поэтому мощность, которую ПУ потребляет от источника питания ξ в состоянии логической 7 на выходе, равна:

$$\overline{P^1} = \overline{E}(n\overline{I}_{вх КМДП}^1 + \overline{I}_{кб о}).$$

Если $U_{вх} = U_{ТТЛ}^1$, то VT насыщен, и мощность, потребляемая ПУ в соответствии логического 0 на входе, с учетом (5) равна:

$$\overline{P^0} = \overline{E}I_{кн} = \overline{E} \left(\frac{\overline{E} - U_{кн}}{R_к} + n\overline{I}_{вх КМДП}^0 \right). \quad (19)$$

8.5. ПРЕОБРАЗОВАТЕЛЬ УРОВНЕЙ КМДП \rightarrow ТТЛ

При непосредственном сопряжении ЛЭ КМДП-типа с ЛЭ ТТЛ-типа выходные токи КМДП-элементов $I_{вх}^0$ и $I_{вх}^1$ могут быть недостаточными для управления входами ТТЛ-элементов. Для усиления этих токов и согласования уровней используется ПУ, простейшая схема которого аналогична схеме ПУ ТТЛ \rightarrow КМДП и приведена на рис. 24.

Если $U_{вх} = U_{КМДП}^0 < e_{об}$, транзистор VT находится в режиме отсечки (рис. 15, а). Поскольку к выходу ПУ подключены n ТТЛ-элементов, то через резистор $R_к$ протекает не только ток коллекторного перехода $I_{кб о}$ транзистора VT, но и n токов $I_{вх ТТЛ}^1$. Напряжение на коллекторе транзистора VT, равное напряжению на выходе ПУ, должно быть больше уровня логической 1 ТТЛ-элементов $U_{ТТЛ}^1$.

$$U_{\text{ВЫХ}} = E - (nI_{\text{ВХ ТТЛ}}^1 + I_{\text{КБ О}})R_{\text{К}} \geq U_{\text{ТТЛ}}^1.$$

Если $U_{\text{ВХ}} = U_{\text{КМДП}}^1$, то транзистор VT должен находиться в режиме насыщения, т.е.

$$I_{\text{б}} = SI_{\text{бн}} = S \frac{I_{\text{кн}}}{\beta}. \quad (20)$$

Обычно стараются создать степень насыщения транзистора $S = 1,5 \div 3$; при больших S существенно снижается быстродействие ПУ.

Из рис. 24 видно. Что при условии $U_{\text{ВХ}} = U_{\text{КМДП}}^1$ ток базы

$$I_{\text{б}} = \frac{U_{\text{ВХ}} - e_{\text{об}}}{R_{\text{б}}} = \frac{U_{\text{КМДП}}^1 - e_{\text{об.}}}{R_{\text{б}}}. \quad (21)$$

В коллекторе насыщенного транзистора VT (рис. 25, б) втекает ток

$$I_{\text{кн}} = I_{\text{Рк}} + I_{\text{ВХТТЛ}}^0 = \frac{E - U_{\text{кн}}}{R_{\text{к}}} + nI_{\text{ВХТТЛ}}^0. \quad (22)$$

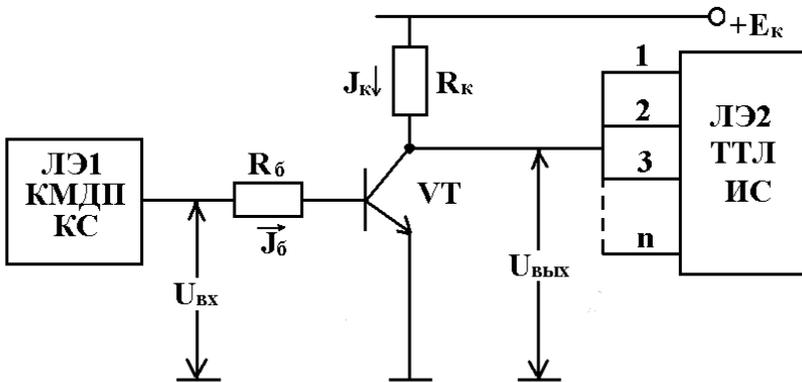


Рис. 24. ПУ КМДП > ТТЛ

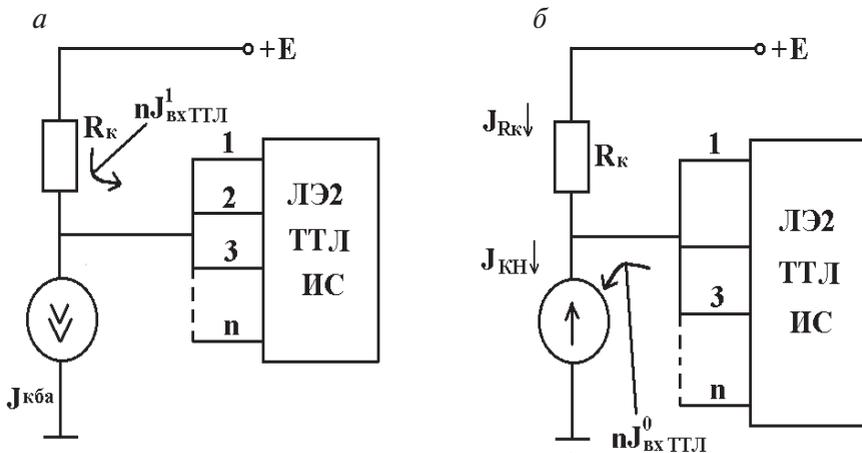


Рис. 25. ПУ КМДП>ТТЛ

Ток $I_{кн}$, найденный по формуле (22), должен быть меньше максимального тока $I_{к макс}$ выбранного транзистора VT, т.е.:

$$I_{кн} < I_{к макс} \quad (23)$$

На передаточной характеристике $U_{вых} = f(U_{вх})$ рассматриваемой схемы можно выделить три участка (рис. 26).

Если $U_{вх} \leq e_{об}$, то VT находится в режиме отсечки, и $U_{вых}$ определяется формулой (19).

Если $U_{вх} > e_{об}$, то VT открыт, и ток $I_б$ определяется формулой (21).

Пока $I_б \leq I_{бн} = \frac{I_{кн}}{\beta}$ VT работает в активном режиме и

$$U_{вых} = E - (I_к + nI_{вхТТЛ}^0)R_к \approx E - \left(\beta \frac{U_{вх} - e_{об}}{R_б} + nI_{вхТТЛ}^0 \right) R_к \quad (24)$$

Если $U_{вх} > (e_{об} + I_{бн} R_б)$, то VT находится в насыщении и $U_{вых} = U_{кн}$.

Расчет ПУ КМДП → ТТЛ производится аналогично с использованием выражений (8) ÷ (18) с соответствующими изменениями.

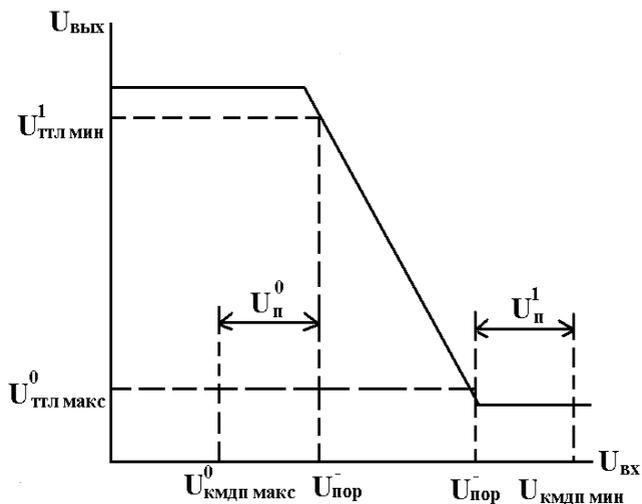


Рис. 26. Передаточная характеристика схемы ПУ КМДП > ТТЛ

ЭЛЕКТРОНИКА

Рабочая программа,
задание на курсовую работу

Редактор *В.И. Чучева*
Компьютерная верстка *Г.Д. Волкова*

Тип.зак.	Изд.зак. 207	Тираж 400 экз.
Подписано в печать 20.10.09	Гарнитура Newton	Формат 60 × 90 ¹ / ₁₆
Усл.печ.л. 3,0		

Издательский центр
Информационно-методического управления РОАТ,
125993, Москва, Часовая ул., 22/2

Участок оперативной печати
Информационно-методического управления РОАТ,
125993, Москва, Часовая ул., 22/2