

20/9/3

Одобрено кафедрой  
«Вычислительная  
техника»

Утверждено  
деканом факультета  
«Управление процессами  
перевозок»

## СХЕМОТЕХНИКА ЭВМ

Рабочая программа  
для студентов III курса

специальностей

07190 Информационные системы и технологии (ИСЖ)

220100 Вычислительные машины, комплексы,  
системы и сети (ЭВМ)



Программа составлена в соответствии с Государственными образовательными стандартами высшего профессионального образования и удовлетворяет государственным требованиям к минимуму содержания и уровню подготовки инженера по специальностям 071900 (ИСЖ) и 220100 (ЭВМ).

С о с т а в и т е л ь — канд. техн. наук, доц. А.Е. Ермаков

## 1. ЦЕЛЬ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ

Целью изучения дисциплины является обучение студентов методам построения функциональных узлов и устройств технического обеспечения информационных систем (ИС), вычислительных машин, комплексов и систем в том числе с использованием систем автоматизированного проектирования (САПР).

## 2. ТРЕБОВАНИЯ К УРОВНЮ ОСВОЕНИЯ СОДЕРЖАНИЯ ДИСЦИПЛИНЫ

**Изучив дисциплину, студент должен:**

*2.1. Знать и уметь использовать:*

- современную элементную базу (СИС, БИС, СБИС, ПЛМ, БК, ПЛИС и др.); систему параметров и характеристики микросхем различного уровня интеграции;
- методы построения функциональных узлов и устройств технического обеспечения ИС и ЭВМ, в том числе подсистемы полупроводниковой памяти;
- принципы автоматизации функционально-логического этапа проектирования цифровых узлов и устройств;

*2.2. Владеть:*

- методами выбора элементной базы для построения того или иного узла ИС и ЭВМ;
- методикой разработки цифровых блоков и устройств; методами оценки рисков сбоя в комбинационных и последовательностных устройствах;
- расчетами основных технических характеристик разрабатываемого устройства.

© Российский государственный открытый технический университет путей сообщения Министерства путей сообщения Российской Федерации, 2004

### 3. ОБЪЕМ ДИСЦИПЛИНЫ И ВИДЫ УЧЕБНОЙ РАБОТЫ

Вид учебной работы	Всего часов		Курс — III
	ЭВМ	ИСЖ	
Общая трудоемкость дисциплины	200	102	
Аудиторные занятия:	28	16	
Лекции	16	8	
Практические занятия	—	—	
Лабораторный практикум	12	8	
Самостоятельная работа	157	71	
Контрольная работа	15	15	1
Вид итогового контроля	Зачет, экзамен	Зачет	

### 4. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

#### 4.1. РАЗДЕЛЫ ДИСЦИПЛИНЫ И ВИДЫ ЗАНЯТИЙ

№ п/п	Раздел дисциплины	Лекции, ч		Лабораторный практикум, ч	
		ЭВМ	ИСЖ	ЭВМ	ИСЖ
1	Микросхемы типа ТТЛ, ЭСЛ, КМОП	2	2		
2	Комбинационные устройства	4	2	4	4
3	Последовательностные устройства	4	2	8	4
4	Запоминающие устройства	4	2		
5	Функционально-логическое проектирование узлов и блоков ИС и ЭВМ	2			

#### 4.2. СОДЕРЖАНИЕ РАЗДЕЛОВ ДИСЦИПЛИНЫ

##### *Раздел 1. Микросхемы типа ТТЛ, ЭСЛ, КМОП*

Классификация и основные параметры цифровых микросхем. Микросхемы типа ТТЛ: схема базового элемента, входная, выходная и передаточная характеристики, модификации базового элемента, совместная работа в составе узлов и уст-

ройств. Микросхемы типа ЭСЛ: схема базового элемента, входная, выходная и передаточная характеристики, модификации базового элемента, совместная работа в составе узлов и устройств. Микросхемы типа КМОП: схема базового элемента, входная, передаточная характеристика, понятие динамического тока потребления, совместная работа в составе узлов и устройств. Основные серии стандартных интегральных микросхем. [1, с. 5...15; 5, с. 3...24].

##### *Раздел 2. Комбинационные устройства*

Простейшие комбинационные устройства. Устройство, принцип работы и правила каскадирования дешифраторов, демультиплексоров, мультиплексоров, шифраторов, логических компараторов, схем контроля четности и нечетности. Схемы арифметических устройств: полный одноразрядный сумматор, многоразрядные сумматоры с последовательным и параллельным переносом, схемы ускоренного переноса, стандартные схемы АЛУ, матричные умножители. [1, с. 39...96; 5, с. 25...43].

##### *Раздел 3. Последовательностные устройства*

Классификация триггеров. Одно- и двухступенчатые триггеры. Триггеры с динамическим управлением. Триггеры RS, D, T, JK типа. Параллельные, последовательные и параллельно-последовательные регистры. Классификация счетчиков. Суммирующие и вычитающие счетчики. Счетчики с последовательным и параллельным переносом. Реверсивные счетчики. Счетчики с произвольным модулем счета. [1, с. 101... 162; 5, с. 44...64].

##### *Раздел 4. Запоминающие устройства*

Классификация запоминающих устройств. Основные понятия, термины и характеристики. Постоянные запоминающие устройства: структурная схема, принцип работы и устройство ячейки памяти, способы программирования микросхем ПЗУ,

ППЗУ, РППЗУ, ЭСППЗУ. Оперативные запоминающие устройства: Структурная схема, временная диаграмма работы, электрическая схема ячейки памяти микросхем СОЗУ и ДОЗУ. Правила построения блоков памяти на основе стандартных БИС ЗУ. [1, с. 175...245; 5, с. 65...85].

#### *Раздел 5. Функционально-логическое проектирование узлов и блоков ИС и ЭВМ*

Способы согласования линий связи. Формирователи и распределители импульсов. Синхронизация в цифровых устройствах. Риски сбоя в комбинационных и последовательностных узлах и методы борьбы с ними. Особенности проектирования функциональных узлов на основе БК и ПЛИС. Автоматизация функционально-логического проектирования цифровых узлов с использованием Protel - 99. [4, с. 25... 282].

#### **4.3. ЛАБОРАТОРНЫЙ ПРАКТИКУМ**

№ п/п	№ раздела дисциплины	Наименование лабораторных работ
1	2	Синтез и исследование комбинационных устройств
2	3	Исследование работы триггеров JK- и D- типа
3	3	Синтез и исследование работы счетчиков

#### **4.4. ПРАКТИЧЕСКИЕ ЗАНЯТИЯ**

Не предусмотрено

#### **5. САМОСТОЯТЕЛЬНАЯ РАБОТА**

Студенты выполняют контрольную работу, состоящую из двух задач. *В первой задаче* студент должен синтезировать комбинационное устройство, закон функционирования которого задан таблицей истинности, и рассчитать его статические и динамические параметры. *Во второй задаче* необходимо синтезировать суммирующий и вычитающий счетчики с заданным модулем счета.

*Пояснительная записка* должна включать в себя описание всех шагов выполнения контрольной работы, необходимые схемы, графы задержек, таблицы параметров и т.д.

*Примерный объем* пояснительной записки составляет 15... 20 страниц.

## **6. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ**

### **6.1. РЕКОМЕНДУЕМАЯ ЛИТЕРАТУРА**

#### *Основная*

1. Угрюмов Е. П. Цифровая схемотехника. — СПб.: БХВ-Петербург, 2001. — 528 с.
2. Потемкин И. С. Функциональные узлы цифровой автоматики. — М.: Энергоатомиздат, 1988. — 320 с.
3. Бойко В., Гуржий А., Жуйков В. Схемотехника цифровых систем. Цифровые устройства: Учебник. — СПб.: БХВ-Петербург, 2004. — 506 с.
4. Потапов Ю. В. Система проектирования печатных плат Protel. — М.: Горячая линия – Телеком, 2003. — 704 с.
5. Ермаков А. Е. Схемотехника ЭВМ: Уч. пос. — М.:РГОТУПС, 1997. — 89 с.

#### *Дополнительная*

6. Шило В. Л. Популярныe цифровые микросхемы: Справочник. — М.: Радио и связь, 1987. — 352 с.
7. Петровский И. И., Прибыльский А. В. и др. Логические ИС КР1533, КР1554: Справочник — М.:БИНОМ, 1993.
8. Применение интегральных микросхем памяти: Справочник / А. А. Дерюгин, В. В. Цыркни и др. Под ред. А. Ю. Гордонова, А. А. Дерюгина. — М.: Радио и связь, 1994. — 232 с.
9. Изделия электронной техники. Цифровые микросхемы. Микросхемы памяти. Микросхемы ЦАП и АЦП: Справочник/ О. Н. Лебедев и др.; Под ред. А. И. Ладики и А. И. Сташкевича. — М.: Радио и связь, 1994. — 248 с.

10. Цифровые интегральные микросхемы: Справочник / П.П. Мальцев, Н.С. Долидзе и др. — М.: Радио и связь, 1994. — 240 с.

## СХЕМОТЕХНИКА ЭВМ

Рабочая программа

Редактор *Д.Н. Тихоньчев*  
Корректор *В.В. Игнатова*  
Компьютерная верстка *Г.Д. Волкова*

---

Тип. зак.	Изд. зак. 182(05)	Тираж 500 экз.
Подписано в печать 10.12.04	Гарнитура NewtonС	Офсет
Усл. печ. л. 1,0		Формат 60×90 <sup>1</sup> / <sub>16</sub>

---

Издательский центр РГОТУПСа,  
125993, Москва, Часовая ул., 22/2  
Участок оперативной печати РГОТУПСа,  
125993, Москва, Часовая ул., 22/2