

20/9/2

Одобрено кафедрой  
«Вычислительная техника»

## СХЕМОТЕХНИКА ЭВМ

Задание на контрольную работу  
с методическими указаниями  
для студентов III курса  
специальностей

220100 ВЫЧИСЛИТЕЛЬНЫЕ МАШИНЫ,  
КОМПЛЕКСЫ, СИСТЕМЫ И СЕТИ (ЭВМ)

071900 ИНФОРМАЦИОННЫЕ СИСТЕМЫ  
(ЖЕЛЕЗНОДОРОЖНОГО ТРАНСПОРТА) (ИСЖ)



Рецензент — канд. техн. наук, доц. Л.А Осипов

## ЗАДАНИЕ НА КОНТРОЛЬНУЮ РАБОТУ

### Требования к выполнению контрольной работы

Контрольная работа выполняется на листах формата А4; в компьютерном варианте. На первой странице необходимо указать данные студента (Ф.И.О., адрес, У КП, филиал), учебный шифр. Вариант задания выбирается в соответствии с шифром студента. В контрольной работе должны быть выполнены все пункты задания, которые приводятся в начале работы. Все электрические схемы вычерчиваются на миллиметровке или белой бумаге с соблюдением требований ЕСКД. Контрольные работы, не соответствующие указанным требованиям, возвращаются студенту без рецензии.

### Задание № 1

Синтезировать комбинационную схему (КС), имеющую 4 входа и 3 выхода, на элементах И—НЕ. Закон функционирования устройства описывается табл. 1. Вариант задания на

Таблица 1

Входы				Выходы									
<i>d</i>	<i>c</i>	<i>b</i>	<i>a</i>	0	1	2	3	4	5	6	7	8	9
0	0	0	0	0	0	1	1	0	0	0	0	0	0
0	0	0	1	0	1	0	0	0	0	0	1	1	0
0	0	1	0	0	1	0	1	0	0	1	1	0	0
0	0	1	1	0	1	1	0	0	1	1	1	0	0
0	1	0	0	0	1	1	1	1	1	1	1	0	0
0	1	0	1	1	0	0	0	1	1	1	0	0	0
0	1	1	0	1	0	0	1	1	1	0	0	0	0
0	1	1	1	1	0	1	0	1	0	0	0	0	0
1	0	0	0	1	0	1	1	0	0	0	0	1	0
1	0	0	1	1	1	0	0	0	0	0	1	1	1
1	0	1	0	1	1	0	1	0	0	1	1	1	0
1	0	1	1	1	1	0	0	0	1	1	1	1	0
1	1	0	0	1	1	1	1	1	1	1	1	0	1
1	1	0	1	0	0	0	0	1	1	1	0	0	1
1	1	1	0	0	0	0	1	1	1	0	0	0	1
1	1	1	1	0	0	1	0	1	0	0	0	0	1

три выхода определяется по трем последним цифрам учебного шифра, соответствующим номеру столбца в табл. 1. Если среди этих цифр имеются одинаковые, то одна или две из них должны быть увеличены на 1 или 2 соответственно.

Для синтезированной КС рассчитать потребляемую мощность и времена задержек распространения сигнала от входов до выходов. Номер серии микросхем, на которых должно быть реализовано устройство, выбирается из табл. 2 в соответствии с последней цифрой шифра. В случае использования КМОП микросхем принять: напряжение питания  $V_{cc} = 5 \text{ В}$ , рабочую частоту  $f = 1 \text{ МГц}$ , емкость входа или выхода  $C = 15 \text{ пФ}$ .

Таблица 2

Последняя цифра шифра	Номер серии микросхемы
0	155
1	158
2	131
3	555
4	531
5	1533
6	1531
7	561 (176)
8	1554
9	1561

### Порядок выполнения задания № 1:

- изучить методические указания и рекомендуемую литературу;
- определить свой вариант задания;
- записать закон функционирования КС в алгебраической форме, минимизировать его с помощью карт Карно и привести к виду, удобному для реализации на элементах И—НЕ;
- определить серию микросхем, на которых будет реализовываться КС;
- начертить электрическую схему КС;
- определить количество корпусов стандартных ИС, необходимых для реализации КС;

- рассчитать электрические параметры синтезированной КС.

*Примечание:* для получения инверсных значений входных переменных допускается использовать элементы типа НЕ.

### Методические указания к выполнению задания № 1

Перед выполнением контрольной работы рекомендуется изучить [1, с. 96–99; с. 43–65; с.126–131]. В качестве примера рассмотрим синтез КС, закон функционирования которой описывает табл. 3. КС должна быть реализована на микросхемах серии 155. Составим карту Карно для функций  $F_1 \dots F_3$  (рис 1). Откуда следует, что функционирование выходов  $F_1 \dots F_3$  КС будет описываться следующими минимизированными дизъюнктивными нормальными формами (МДНФ):

$$F_1 = \bar{c}\bar{d} + a\bar{b}\bar{d}; \quad (1.1)$$

$$F_2 = \bar{c}d + a\bar{b}d; \quad (1.2)$$

Таблица 3

Входы				Выходы		
$d$	$c$	$b$	$a$	$F_1$	$F_2$	$F_3$
0	0	0	0	1	0	0
0	0	0	1	1	0	0
0	0	1	0	1	0	0
0	0	1	1	1	0	0
0	1	0	0	0	0	1
0	1	0	1	1	0	1
0	1	1	0	0	0	1
0	1	1	1	0	0	1
1	0	0	0	0	1	0
1	0	0	1	0	1	0
1	0	1	0	0	1	0
1	0	1	1	0	1	0
1	1	0	0	0	0	1
1	1	0	1	0	1	0
1	1	1	0	0	0	0
1	1	1	1	0	0	0

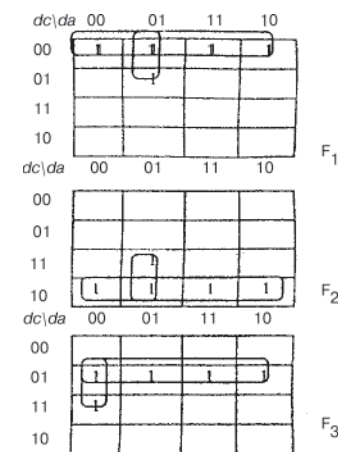


Рис. 1

$$F_3 = \bar{c}\bar{d} + \bar{a}\bar{b}c. \quad (1.3)$$

При проектировании КС с несколькими выходами, на которых реализуются различные логические функции  $F_1, F_2, \dots$ , требуется выполнить совместную минимизацию этих функций, т. е. получить такие их выражения, которые обеспечат наиболее простую логическую структуру схемы. Для этого заданные функции минимизируются с помощью карт Карно. В полученных МДНФ выделяются дизъюнктивные члены  $x_1, x_2, \dots$ , общие для нескольких функций, и из них образуется промежуточная функция  $Z = x_1 + x_2 + \dots$ . Затем функции  $F_1, F_2, \dots$ , выражаются с помощью промежуточной функции  $x_1, x_2, \dots = f(a, b, c, \dots z)$ .

Для рассматриваемого примера, функции  $F_1$  и  $F_2$  имеют общий конъюнктивный член  $Z = \bar{a}\bar{b}$ . Так как промежуточная функция является общей составляющей для нескольких функций, то при разработке логической схемы достаточно реализовать промежуточную функцию  $Z$  один раз и на ее основе получить требуемые выходные функции. С учетом изложенного запишем выражения (1.1 ... 1.3) в виде

$$F_1 = \bar{c}\bar{d} + z\bar{d}, \quad (1.4)$$

$$F_2 = \bar{c}d + zd, \quad (1.5)$$

$$F_3 = \bar{c}\bar{d} + \bar{a}\bar{b}c. \quad (1.6)$$

При реализации КС на элементах И - НЕ необходимо произвести двойную инверсию над полученными МДНФ и преобразовать по теореме де-Моргана инверсию дизъюнкций в конъюнкцию инверсий.

$$F_1 = \overline{\overline{\bar{c}\bar{d} + z\bar{d}}} = \overline{\overline{\bar{c}\bar{d}} \cdot \overline{\overline{z\bar{d}}}}, \quad (1.7)$$

$$F_2 = \overline{\overline{\bar{c}d + zd}} = \overline{\overline{\bar{c}d} \cdot \overline{\overline{zd}}}, \quad (1.8)$$

$$F_3 = \overline{\overline{\bar{c}\bar{d} + \bar{a}\bar{b}c}} = \overline{\overline{\bar{c}\bar{d}} \cdot \overline{\overline{\bar{a}\bar{b}c}}}. \quad (1.9)$$

В результате получают выражения, содержащие только операцию И-НЕ, которые непосредственно реализуются структурой соответствующим образом соединенных элементов И-НЕ (рис. 2). Для реализации синтезированной КС на стандартных микросхемах серии 155 необходимо: 5 инверторов, 9 элементов 2 И-НЕ и 1 элемент 3 И-НЕ. В состав микросхемы К155ЛН1 входит 6 инверторов, в микросхему К155ЛА3-4 элемента 2И-НЕ и в микросхему К155ЛА4-3 элемента 3И-НЕ. Таким образом, синтезированная КС может быть построена на одной ИС К155ЛН1, трех ИС К155ЛА3 и одной ИС К155ЛА4.

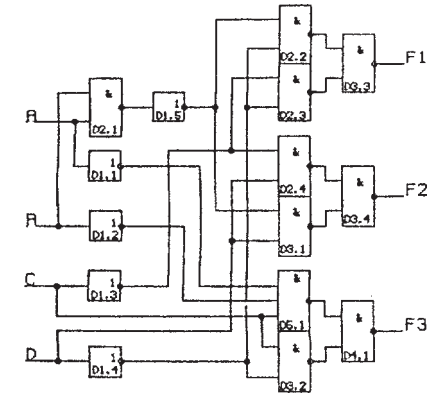


Рис. 2

Расчет потребляемой мощности КС проводится для наилучшего сочетания параметров, т.е. при максимальном напряжении питания, наибольшей рабочей частоте и емкости нагрузки (для КМОП-микросхем). Результаты расчета удобно оформить в виде таблицы. Для рассматриваемого примера данные расчета сведены в табл. 4.

Расчет времени задержки распространения сигнала от

Таблица 4

Тип микросхемы	Потребляемый ток, мА	Количество	Суммарная мощность потребления, мВт
К155ЛН1	$I_{ccL} = 33$ $I_{ccH} = 15$	1	$24,5 \cdot 25 \cdot 1 = 126$
К155ЛА3	$I_{ccL} = 12$ $I_{ccH} = 8$	3	$10 \cdot 5,25 \cdot 3 = 157,5$
К155ЛА4	$I_{ccL} = 16,5$ $I_{ccH} = 6$	1	$11,25 \cdot 5,25 \cdot 1 = 59$
Итого	65,25	5	342,5

входов до выходов КС рекомендуется проводить с использованием графоаналитического метода. Сущность данного метода заключается в том, что логические элементы заменяются вершинами графов, которые объединяются дугами. Причем, веса дуг соответствуют времени задержки распространения сигнала от входов до выхода логического элемента. Стрелки указывают направление распространения сигнала. В этом случае задача расчета сводится к отысканию критического пути. Для рассматриваемого примера граф задержек представлен на рис. 3.

*Примечание.* В расчетах потребляемой мощности и времени задержки распространения сигнала допускается использование среднеарифметического значения параметров ИС. Результаты расчета длины критического пути от входов до выходов КС приведены в табл. 5.

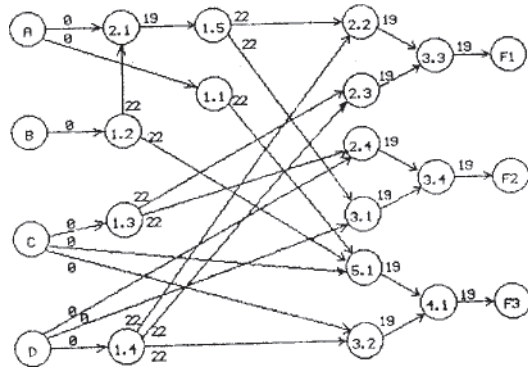


Рис. 3

Входы \ Выходы	$F_1$	$F_2$	$F_3$
a	79	79	60
b	101	—	60
c	60	60	38
d	60	38	60

Таблица 5

## Задание № 2

Разработать суммирующий и вычитающий двоичные счетчики, коэффициент пересчета которых равен числу, образованному тремя последними цифрами шифра студента. Причем, если образованное число лежит в диапазоне от 0 до 256, то к нему следует прибавить 256. Тип микросхем, на которых следует реализовывать разрабатываемые двоичные счетчики, определяется по последней цифре учебного шифра студента в соответствии с табл. 6.

Таблица 6

Последняя цифра шифра	Тип микросхемы	
	Суммирующий счетчик	Вычитающий счетчик
0	K155ИЕ5	K561ИЕ11
1	K155ИЕ10	K561ИЕ14
2	K555ИЕ14	KP1554ИЕ7
3	K555ИЕ15	KP1554ИЕ7
4	K1533ИЕ18	K155ИЕ7
5	K1533ИЕ19	K155ИЕ7
6	K56ИЕ10	K555ИЕ13
7	KP1554ИЕ10	K555ИЕ17
8	KP1554ИЕ18	K531ИЕ17
9	KP1554ИЕ23	KP1533ИЕ13

### Порядок выполнения задания № 2:

- изучить методические указания и рекомендуемую литературу;
- определить свой вариант задания;
- выбрать тип микросхем;
- привести описание принципа работы и временные диаграммы выбранных счетчиков;
- начертить электрические схемы суммирующего и вычитающего счетчиков.

*Примечание:* для организации цепей сброса и предварительной записи информации в счетчики следует использовать логические элементы той же серии, что и счетчик.

## Методические указания к выполнению задания №2

Перед выполнением контрольной работы рекомендуется изучить [1, с.146–151; 2, с. 265–270].

Для построения счетчиков с произвольным модулем счета используется два основных способа. В основе первого способа лежит метод исключения лишних комбинаций по цепи сброса, во втором — установка исходного числа.

Первый способ рассмотрим на примере построения счетчика с коэффициентом пересчета 37. Так как заданный модуль счета больше 16, то для реализации этого счетчика необходимо использовать два четырехразрядных счетчика. Пусть это будут микросхемы ИЕ5. ИС типа ИЕ5 представляют собой последовательные двоичные четырехразрядные счетчики, у которых первый триггер имеет индивидуальный тактовый вход  $C1$ , а его выход  $Q1$  не соединен с остальными разрядами счетчика. Старшие триггеры счетчика соединены последовательно. Входы асинхронного сброса триггеров объединены и выведены на внешние выводы  $R0, R1$  через логический вентиль 2И-НЕ. Сброс триггеров счетчика в нулевое состояние происходит по высокому уровню на входах  $R0$  и  $R1$ . Электрическая схема счетчика с модулем счета 37 показана на рис. 4.

Внешний сигнал синхронизации подается на вход  $C1$  счетчика  $D2$ . Его выход  $Q1$  соединен со входом  $C2$ . Вход  $C1$  счетчика  $D3$  подключен к выходу  $Q4$  счетчика  $D2$ . В процессе подсчета импульсов счетчик последовательно принимает состояния от 0 до 36. После чего он должен сброситься в ноль, т.е. все оставшиеся комбинации (от 37 до 255) должны быть

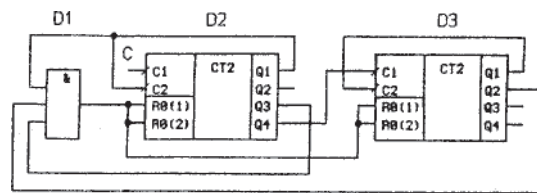


Рис. 4

исключены. Для этого, как только на его выходах появится число  $37_{10} = 100101_2$  должен выработаться сигнал сброса. Его легко получить,

если объединить логическим И выходы  $Q1, Q3$  и  $Q6$  счетчика. Эту функцию выполняет вентиль 3И (элемент  $D1$  на рис. 4), выход которого подключен ко входам сброса счетчиков. Из рассмотренного примера следует, что для построения счетчика с произвольным модулем счета по методу исключения лишних комбинаций необходимо представить заданный коэффициент пересчета в двоичном коде. Выходы счетчика, веса которых соответствуют весам единиц в полученном двоичном числе, подсоединить ко входам логического вентиля И, выход которого подключить ко входам сброса счетчиков. К недостаткам рассмотренного метода следует отнести появление на выходах счетчика в последнем такте счета коротких импульсов, которые могут повлечь за собой сбои в работе аппаратуры. Кроме этого, этот способ не применим при построении вычитающих счетчиков.

В основе метода предварительной загрузки числа лежит способ исключения начальных состояний для суммирующего счетчика и последних комбинаций для вычитающего счетчика. При этом счет начинается с того числа, которое было предварительно записано в счетчик. Модуль счета определяется в соответствии с выражением

$$M = \begin{cases} 2^n - 1 - x & \text{— для суммирующего счетчика;} \\ x + 1 & \text{— для вычитающего счетчика,} \end{cases}$$

где  $x$  — предварительно загружаемое число.

На рис. 5 в качестве примера показана схема вычитающего счетчика с модулем счета  $M = 77$ , построенного на микросхемах ИЕ7. Предварительная запись числа в этот счетчик происходит, если на вход стробирования  $S$  будет подан отрицательный импульс. Для осуществления обратного счета на вход «-1» подаются положительные импульсы, а на вход «+1» — высокий уровень напряжения. После того, как на выходах счетчика установятся нужные уровни, на выходе займа появится отрицательный импульс. Именно этот импульс и используется для предварительной записи числа. В рассматриваемом при-

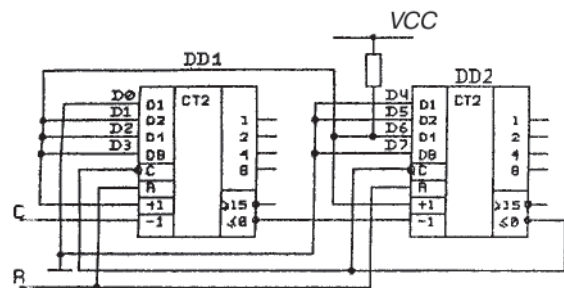


Рис.5

мере это число будет равно  $X = 77 + 1 = 78_{10}$  ( $01001110_2$ ). В соответствии с полученным числом входы счетчиков  $D_0 \dots D_7$  подключаются либо к нулевому потенциалу, либо через резистор к положительному выводу источника питания.

мере это число будет равно  $X = 77 + 1 = 78_{10}$  ( $01001110_2$ ). В соответствии с полученным числом входы счетчиков  $D_0 \dots D_7$  подключаются либо к нулевому потенциалу, либо через резистор к положительному выводу источника питания.

## РЕКОМЕНДУЕМАЯ ЛИТЕРАТУРА

### Обязательная

1. У гр ю м о в Е.П. Проектирование элементов и узлов ЭВМ: Уч. пос. для спец. ЭВМ вузов.— М.: Высшая школа, 1987.— 318 с.
2. Потемкин И.С. Функциональные узлы цифровой автоматики.—М.: Энергоатомиздат, 1988.— 320 с.
3. Алексенко А.Г., Шагурин И.И. Микросхемотехника: Уч. пос. для вузов.— М.: Радио и связь, 1990.— 496 с.
4. Прянишников В.А. Электроника: Курс лекций. — СПб: «Корона принт», 2000. — 416 с.
5. У гр ю м о в Е.П. Цифровая схемотехника: Уч. пос. для спец. «Информатика и вычислительная техника», (65460 и 55280), спец. 220100. — СПб: «САНКТ-ПЕТЕРБУРГ», 2001. — 518 с.
6. ГОЛДСУОРТ. Проектирование цифровых логических устройств.— М.: Машиностроение. 1985. — 228 с.
7. Пухальский Г.И., Новосельцева Т. Я. Проектирование дискретных устройств на интегральных микросхемах: Справочник.— М.: Радио и связь, 1990.— 304 с.
8. Ермаков А.Е. Схемотехника ЭВМ: Уч. пос. — М.: РГОТУПС, 1997.

### Дополнительная

9. Цифровые и аналоговые интегральные микросхемы. Справочное пособие / С.В.Якубовский, Л.И.Ниссельсон и др.; Под ред. С.В. Якубовского.— М.: Радио и связь, 1990.— 496 с.
10. Шило В.Л. Популярныe цифровые микросхемы: Справочник.— М.: Радио и связь, 1987.—352 с.
11. Петровский И.И., Прибыльский А.В. и др. Логические ЕКР1533, КР1554: Справочник.— М.:БИНОМ, 1993.
12. Применение интегральных микросхем памяти: Справочник/ А.А. Дерюгин, В.В. Цыркин и др.; Под ред. А.Ю. Гордонова, А.А. Дерюгина. — М.: Радио и связь, 1994.— 232 с.
13. Изделия электронной техники. Цифровые микросхемы. Микросхемы памяти. Микросхемы ЦДП и АЦП: Справочник/О.Н.Лебедев и др.; под ред. А.И. Ладика и А.И. Сташкевича.— М.: Радио и связь, 1994,—248с.
14. Цифровые интегральные микросхемы: Справочник/ П.П. Мальцев, Н.С. Долидзе и др.— М.: Радио и связь, 1994.— 240 с.
15. Пучков Н.А. Зарубежные интегральные микросхемы и их отечественные аналоги: Справочник. — М.: Машиностроение, 1993. — 192 с.

Доц. В.В. Михайлов, доц. А.Е. Ермаков

**СХЕМОТЕХНИКА ЭВМ**  
Задания на контрольную работу  
с методическими указаниями

Редактор *Г.В. Тимченко*  
Компьютерная верстка *Г.Д. Волкова*

ЛР № 020307 от 28.11.91

---

Тип. зак.	Изд. зак. 189	Тираж 1000
Подписано в печать	Гарнитура Times.	Офсет
Усл. печ. л. 0,75	Уч.-изд. л. 0,75	Формат 60×90 <sup>1/16</sup>

---

Издательский центр РГОТУПС,  
125993, Москва, Часовая ул., 22/2

Типография РГОТУПС, 107078, Москва, Басманный пер., 6