

**МОСКОВСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ПУТЕЙ СООБЩЕНИЯ**

11/26/2

**Одобрено кафедрой
«Электрификация
и электроснабжение»**

**Утверждено
деканом факультета
«Транспортные средства»**

**ЭЛЕКТРОНИКА И МИКРОСХЕМОТЕХНИКА
В УСТРОЙСТВАХ ЭЛЕКТРОСНАБЖЕНИЯ**

**Рабочая программа
и задание на контрольную работу
для студентов V курса**

специальности

**190401 ЭЛЕКТРОСНАБЖЕНИЕ ЖЕЛЕЗНЫХ ДОРОГ
(ЭНС)**

РОАТ

Москва – 2009

Разработана на основании примерной учебной программы данной дисциплины, составленной в соответствии с государственными требованиями к минимуму содержания и уровню подготовки инженера путей сообщения по специальности 190401 «Электроснабжение железнодорожного транспорта».

Составитель — асс. В. А. Мельник

1. ЦЕЛЬ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ

Разработка современных технических устройств, в том числе применяемых на железнодорожном транспорте, ведется с использованием электроники и микросхемотехники. Элементная база постоянно совершенствуется и обновляется, что позволяет повысить технические показатели и функциональные возможности этих устройств.

В связи с этим возникает необходимость изучения аналоговых и цифровых микроэлектронных элементов и функциональных узлов, Дисциплина «Электроника и микросхемотехника в устройствах электроснабжения» является базовой для таких специальных дисциплин как «Релейная защита», «Автоматизация систем электроснабжения».

Целью преподавания дисциплины является изучение основ теории дискретного управления на базе алгебры логики, микроэлектронной элементной базы, синтеза и анализа комбинационных и последовательных схем на интегральных микросхемах, оптоэлектронных элементов.

2. ТРЕБОВАНИЯ К УРОВНЮ ОСВОЕНИЯ СОДЕРЖАНИЯ ДИСЦИПЛИНЫ

Изучив дисциплину, студент должен.

2.1. Знать и уметь использовать: основы алгебры логики, методы минимизации функций алгебры логики, основные электрические параметры полупроводниковых приборов и интегральных микросхем типа ТТЛ и КМОП, основные характеристики операционных усилителей и функциональные схемы на их основе, схемотехнику оптоэлектронных элементов.

Методы синтеза и анализа комбинационных и последовательностных схем на логических элементах и интегральных микросхемах, методы математического описания функциональных схем и способы минимизации функций алгебры логики.

2.2. Владеть методами схемотехнической реализации комбинационных и последовательностных схем, схемотехникой оптоэлектронных элементов, способами гальванической раз-

вязки входных и выходных цепей в устройствах защиты, автоматики и телемеханики.

3. ОБЪЕМ ДИСЦИПЛИНЫ И ВИДЫ УЧЕБНОЙ РАБОТЫ

Вид учебной работы	Всего часов	Курс – V
Общая трудоемкость дисциплины	75	
Аудиторные занятия:	12	
лекции	4	
лабораторный практикум	8	
Самостоятельная работа	48	
Контрольная работа	15	1
Вид итогового контроля		Зачет, дифференцированный зачет

4. СОДЕРЖАНИЕ ДИСЦИПЛИНЫ 4.1 РАЗДЕЛЫ ДИСЦИПЛИНЫ И ВИДЫ ЗАНЯТИЙ

№ п/п	Раздел дисциплины	Лекции, ч	Лабораторный практикум, ч
1	Введение		
2	Основы теории дискретных устройств	1	2
3	Микроэлектронная элементная база	1	1
4	Комбинационные устройства	1	2
5	Последовательностные устройства	1	2
6	Генераторы импульсов		
7	Аналоговые и аналого-дискретные элементы и устройства		1
8	Оптоэлектронные элементы		

4.2 СОДЕРЖАНИЕ РАЗДЕЛОВ ДИСЦИПЛИНЫ

Раздел I

1.1. Роль и значение электроники и микросхемотехники в совершенствовании устройств защиты и автоматики [1, стр. 5-6; 2, стр. 6-9; 3, стр. 12-13; 4, стр. 3; 5, стр. 4-6; 6, стр. 3-4].

1.2. Классификация полупроводниковых приборов, цифровых и аналоговых интегральных микросхем, оптоэлектронных элементов. Их основные параметры [1, глава 1, стр. 10-13; 4, глава 1, стр. 4-54; 11; 12].

Раздел II

2.1. Понятие о дискретных устройствах. Основные логические функции и реализующие их логические элементы. Способы представления логических функций. Совершенная дизъюнктивная и конъюнктивная нормальная форма (СДНФ, СКНФ) записи логических функций [2, глава 2, стр. 10-55; 6, глава 2, стр. 31-36].

2.2. Понятие базиса. Основные законы и соотношения алгебры логики. Минимизация функций алгебры логики алгебраическими и табличными методами. Запись структурных формул в универсальных базисах [2, глава 1, стр. 55-61; 6, глава 2, стр. 36-42; 4, глава 3, стр. 114-120].

Раздел III

3.1. Классификация интегральных микросхем и система их обозначений. Типовые передаточные характеристики логических элементов [2, глава 2, стр. 72-92; 11].

3.2. Микросхемы серии ТТЛ и КМОП. Схемотехника базовых логических элементов. Сравнительная характеристика основных серий интегральных микросхем и их параметры [2, глава 2, стр. 96-128, 168-195; 11].

Раздел IV

4.1. Простейшие логические устройства и их реализация на интегральных микросхемах. Синтез комбинационных устройств с несколькими входами. Схемотехническая реализация различных комбинационных устройств [6, глава 2].

4.2. Шифраторы и дешифраторы. Способ их построения [1, глава 2, стр. 81-88; 2, глава 3, стр. 232-244; 4, глава 3, стр. 134-138; 5, глава 2, стр. 31-36; 6, глава 3, стр. 78-82].

4.3. Мультиплексоры и демультимплексоры. Их реализация на логических элементах [1, глава 2, стр. 88-99; 2, глава 3, стр. 249-256].

4.4. Арифметические устройства. Сумматоры. Компараторы цифровых сигналов. Контроль четности. [1, глава 2, стр. 100-142; 2, глава 2, стр. 245-249, 270-280; 4, глава 3, стр. 140-141]

Раздел V

5.1. Основные понятия о последовательностных устройствах. Синхронные и асинхронные автоматы [6, глава 2].

5.2. Триггеры и их классификация. RS, T, D, JK триггеры и их схемотехническая реализация и анализ работы. Триггеры на интегральных микросхемах [1, глава 3, стр. 143-169; 2 глава 3, стр. 195-224; 6, глава 3, стр. 54-66; 4, глава 3, стр. 142-158].

5.3. Асинхронные и синхронные счетчики [1, глава 3, стр. 201-213; 2, глава 3, стр. 256-270; 4, глава 3, стр. 158-171; 5, глава 2, стр. 41-46; 6, глава 3, стр. 67-76]. Регистры [1, глава 3, стр. 194-201; 2 глава 3, стр. 224-232; 4, глава 3, стр. 171-175; 6, глава 3, стр. 85-89]. Распределители импульсов [4, глава 3, стр. 138-140, 5, глава 2, стр. 46-48, стр. 65-68; 6, глава 3, стр. 83-85]

Раздел VI

6.1. Генераторы импульсов на дискретных полупроводниковых элементах и интегральных микросхемах. Временязадающие схемы; мультивибраторы, реле времени [3, глава 2, стр. 131-138; 4, глава 4, стр. 186-209; 5, глава 2, стр. 55-61; 6, глава 4, стр. 122-135, 7, глава 5, стр. 107-142].

Раздел VII

7.1. Операционные усилители и их основные параметры. Активные RC-фильтры на операционных усилителях [3, глава 1, стр. 13-76, 95-114; 4, глава 2, 102-109, 282-286; 5, глава 2, стр. 48-52; 6, глава 4, стр. 111-118].

7.2. Компараторы аналоговых сигналов и их схемотехническая реализация на операционных усилителях. Триггер Шмидта [2, глава 3, стр. 280-291; 3, глава 4, стр. 187-196, 209-210; 4, глава 3, стр. 157-158, глава 5 стр. 221-223; 5, глава 2, стр. 52-55; 6, глава 4, стр. 118-122].

7.3. Дискретизация и квантование аналоговых сигналов. Классификация, основные параметры и схемотехническая реализация АЦП и ЦАП [3, глава 8, стр. 387-414; 3, глава 9, стр. 431-471; 4, глава 5, стр. 223-235; 6, глава 4, стр. 145-150].

Раздел VIII

8.1. Классификация оптоэлектронных элементов. Источники и приемники сигналов оптического и инфракрасного диапазона. Передача оптических сигналов с помощью световода [5, глава 8, стр. 263-279; 9, глава 7].

8.2. Оптроны и их применение в качестве гальванической развязки в устройствах ввода и вывода информации. Оптоэлектронные интегральные микросхемы [5, глава 2, стр. 68-71; 6, глава 3, стр. 90-95; 9, глава 7].

4.3 ЛАБОРАТОРНЫЙ ПРАКТИКУМ

№ п/п	№ раздела дисциплины	Наименование лабораторных работ
1	2	Применение законов алгебры логики при анализе и синтезе логических схем
2	3	Применение различных серий интегральных микросхем при создании комбинационных устройств
3	4	Изучение работы шифраторов, дешифраторов, мультиплексоров, демультиплексоров, сумматоров, цифровых компараторов
4	5	Изучение работы RS, D, T, JK триггеров. Изучение работы счетчиков импульсов
5	7	Рассмотрение принципа работы аналого-цифровых и цифро-аналоговых преобразователей

4.4 ПРАКТИЧЕСКИЕ ЗАНЯТИЯ

Не предусмотрено.

5. САМОСТОЯТЕЛЬНАЯ РАБОТА

a) Контрольная работа — «Синтез и анализ комбинационных схем и применение интегральных микросхем при реализации комбинационных устройств».

Цель контрольной работы — закрепление знаний по разделам курса, связанным с синтезом и анализом комбинационных схем и применением интегральных микросхем (ИМС) в цифровых, комбинационных и последовательных схемах.

Контрольная работа содержит три задания.

Задание 1. Произвести анализ комбинационной схемы. Необходимо составить функцию алгебры логики для заданной схемы, минимизировать полученную функцию и составить таблицу истинности.

Необходимые исходные данные берутся из таблиц по соответствующим цифрам учебного шифра.

Таблица 1

Выбор номера схемы

Последняя цифра учебного шифра	Номер схемы
0, 1	Схема №1 (рис. 1)
2, 3	Схема №2 (рис. 2)
4, 5	Схема №3 (рис. 3)
6, 7	Схема №4 (рис. 4)
8, 9	Схема №5 (рис. 5)

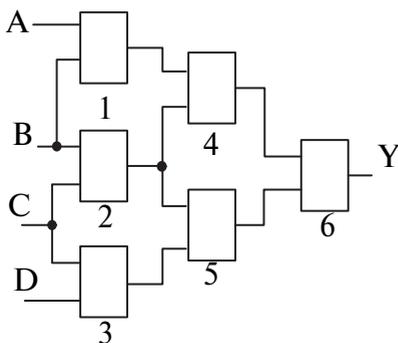


Рис. 1

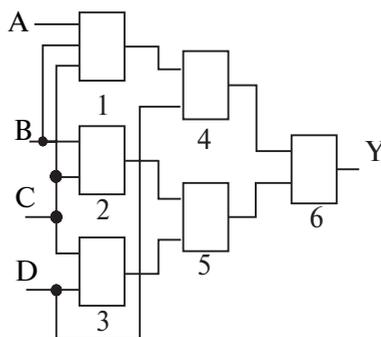


Рис. 2

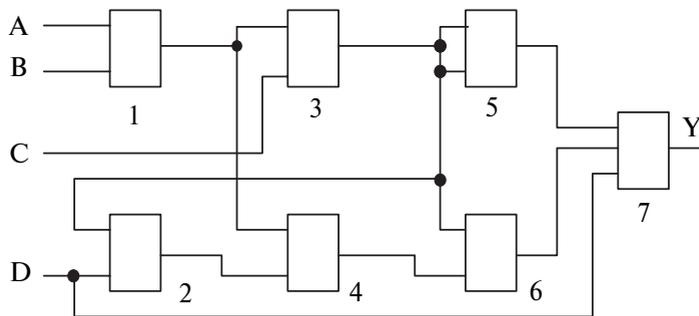


Рис. 3

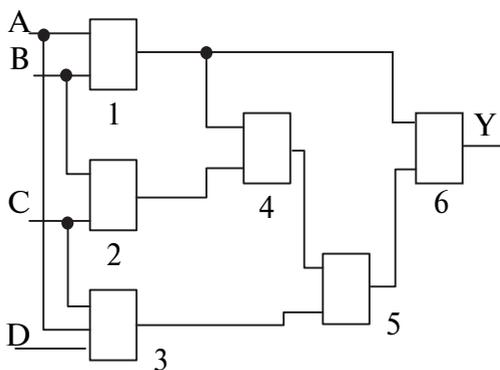


Рис. 4

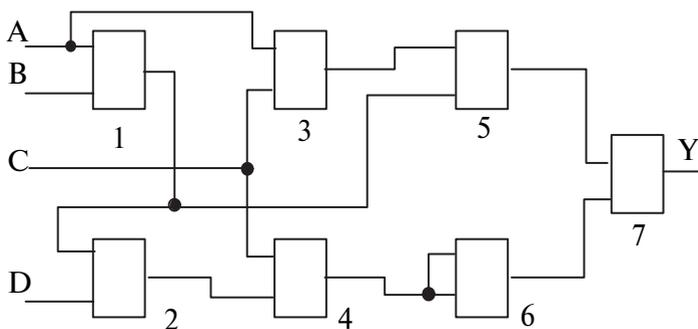


Рис. 5

Таблица 2

Выбор логических операций для элементов схемы

Предпоследняя цифра шифра	Логическая операция для соответствующего элемента						
	Элемент №1	Элемент №2	Элемент №3	Элемент №4	Элемент №5	Элемент №6	Элемент №7
0	и	и-не	или-не	и	и	или	или-не
1	или	и-не	или	или	или-не	и	или
2	и-не	или-не	и	или	и-не	или-не	и
3	и	или-не	и	или-не	или-не	и-не	и-не
4	и-не	и-не	и	или	или-не	и-не	и
5	или-не	и-не	или-не	и-не	или-не	и-не	или-не
6	и-не	или-не	и-не	или-не	и-не	или-не	и-не
7	и	и-не	или-не	или-не	и-не	и-не	или
8	или	или-не	и-не	или-не	и-не	или	и-не
9	или-не	или	и-не	и-не	или	и-не	или

Задание 2. Осуществить синтез комбинационной схемы. Необходимо по заданной таблице истинности составить функцию алгебры логики, минимизировать полученную функцию и выполнить схемотехническую реализацию в заданном логическом базисе и реализовать на ИМС соответствующей серии.

Необходимые исходные данные берутся из табл. 3 и 4.

Таблица 3

A	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
B	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
C	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
D	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
Y0	1	1	1	0	0	0	1	1	1	0	0	0	1	1	1	0
Y1	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
Y2	1	1	0	0	1	1	0	0	1	1	0	0	1	1	0	0
Y3	0	1	0	1	0	1	1	1	0	0	1	1	1	0	0	0
Y4	1	1	0	0	1	1	1	0	0	0	0	1	0	1	0	1
Y5	0	1	1	0	0	0	1	0	0	1	1	1	0	0	0	1
Y6	0	0	0	1	1	0	0	1	0	1	1	1	0	1	0	1
Y7	0	0	0	1	0	0	1	0	0	1	0	1	1	1	1	1
Y8	0	0	1	0	1	0	0	1	1	1	0	0	1	1	1	0
Y9	0	1	0	1	0	0	1	0	0	1	1	1	1	0	0	1

Таблица 4

Цифра учебного шифра, обозначающая сотни	Логический базис	Тип ИМС	Серия ИМС
0, 2, 4	ИЛИ, ИЛИ-НЕ	ТТЛШ	К 555
1, 3	И, И-НЕ	ТТЛ	К 155
6, 8	И, И-НЕ	КМОП	К176
5, 7, 9	ИЛИ-НЕ	КМОП	К 561

- б) Курсовая работа — не предусмотрена
 в) Курсовой проект — не предусмотрен

6. УЧЕБНО-МЕТОДИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

6.1. РЕКОМЕНДУЕМАЯ ЛИТЕРАТУРА

Основная

1. Угрюмов Е. П. Цифровая схемотехника: Уч. пос. для вузов. — 2-е изд., перераб. и доп. — Спб.: БХВ-Петербург, 2007. — 800 с., ил.
2. Бузуглов Д. А. Цифровые устройства и микропроцессоры/ Д.А. Безуглов, И.В. Калиенко. — Ростов н/Д.: Феникс, 2006. — 480 с. — (Высшее образование).
3. Волович Г. И. Схемотехника аналоговых и аналогово-цифровых электронных устройств. 2-е изд., испр. — М.: Издательский дом «Додека — XXI», 2007. — 528 с., ил.
4. Дунаев С. Д. Электроника, микроэлектроника и автоматика: Учеб. для техникумов и колледжей ж.-д. тр-та. — М.: Маршрут, 2003. — 336 с.
5. Почаевец В. С. Автоматизированные системы управления устройствами электроснабжения ж.-д. транспор-та. — М.: Маршрут 2003. — 318 с.

Дополнительная

6. Автоматизация систем электроснабжения: Учеб. для вузов ж.-д. тр-та. /Под ред. Н.Д. Сухопрудского, — М.: Транспорт, 1990. — 359 с.
7. Интегральные микросхемы в устройствах автоматики и защиты тяговых сетей /Под ред. В.Я. Овласюка, — М.: Транспорт, 1985. — 302 с.
8. Алексеенко А. Г., Шагурин И. И. Микросхемотехника: Уч. пос. для вузов. — 2-е изд., перераб. и доп. — М.: Радио и связь, 1990. — 496 с.
9. Носов Ю. Р. Оптоэлектроника. — 2-е изд., перераб. и доп. — М.: Радио и связь, 1989. — 360 с.
10. Скаржепа В. А., Луценко А. Н. Электроника и микросхемотехника: Учеб. для вузов: Часть 1. — Киев: Вища школа, 1989. — 431с.

11. Интегральные микросхемы: Справочник/Б. В. Тарабрин, Л. Ф. Лунин, Ю. Н. Смирнов и др. / Под ред. Б. В. Тарабрина. — М.: Энергоатомиздат, 1985. — 528 с.

12. Диоды, тиристоры, транзисторы, и интегральные микросхемы широкого применения. Справочник / Б. Ф. Бессарабов, В. Д. Федюк, Д. В. Федюк — Воронеж: ИПФ «Воронеж», 1994.

6.2. СРЕДСТВА ОБЕСПЕЧЕНИЯ ОСВОЕНИЯ ДИСЦИПЛИНЫ

1. Design Lab от MicroSim. Программа моделирования и анализа работы аналоговых и цифровых электронных устройств.

2. Electronics Workbench. Программа моделирования и анализа работы аналоговых и цифровых электронных устройств.

7. МАТЕРИАЛЬНО-ТЕХНИЧЕСКОЕ ОБЕСПЕЧЕНИЕ ДИСЦИПЛИНЫ

Специальные лаборатории.

8. МЕТОДИЧЕСКИЕ РЕКОМЕНДАЦИИ ПО ОРГАНИЗАЦИИ ИЗУЧЕНИЯ ДИСЦИПЛИНЫ

8.1. ЗАДАНИЕ №1 КОНТРОЛЬНОЙ РАБОТЫ

Анализ комбинационной схемы (КС) сводится к определению свойств (реализуемой функции) и составлению таблицы истинности для данной логической схемы.

Для этого необходимо перейти от заданной логической схемы к формуле, описывающей реализуемую функцию, а затем составить таблицу истинности.

Переход от КС к формуле алгебры логики (ФАЛ) осуществляется от выхода КС к ее входу. Выходы всех элементов КС обозначаются вспомогательными переменными (можно использовать начальные буквы латинского алфавита, например *a*, *b*, *c* и др.). Далее записывается выражение ФАЛ для каждого выхода, начиная с начала схемы. Подставив значения всех

вспомогательных переменных, получаем ФАЛ в виде зависимости выходной функции КС от входных переменных.

Используя законы алгебры логики, можно преобразовать ФАЛ, приведя ее к совершенной дизъюнктивной нормальной форме (СДНФ) или совершенной конъюнктивной нормальной форме (СКНФ). По полученной СДНФ (СКНФ) составляется таблица истинности.

На этом решение задачи заканчивается.

Для примера рассмотрим схему на рис. 6. Операции для логических элементов выберем в соответствии с табл. 5. Проведем подстановку на всех выходах вспомогательных переменных «а...е».

Таблица 5

Логическая операция для соответствующего элемента					
Элемент №1	Элемент №2	Элемент №3	Элемент №4	Элемент №5	Элемент №6
И-НЕ	И-НЕ	И-НЕ	И	ИЛИ-НЕ	ИЛИ-НЕ

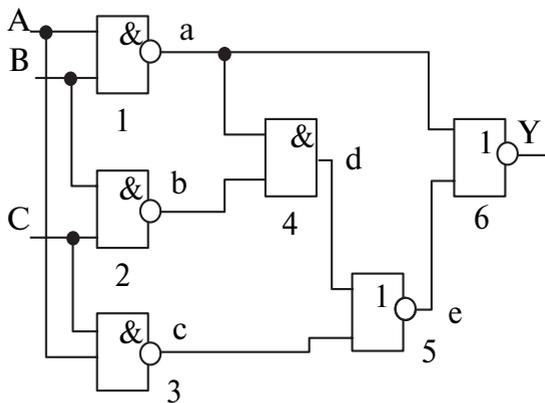


Рис. 6

Далее запишем выражение ФАЛ.

$$a = \overline{AB} \quad b = \overline{BC} \quad c = \overline{AC} \quad d = ab \quad e = \overline{c+d}$$

$$Y = \overline{a+e} = \overline{\overline{AB} + c + d} = \overline{\overline{AB} + \overline{AC} + ab} = \overline{\overline{AB} + \overline{AC} + \overline{AB} \cdot \overline{BC}}$$

Используя законы алгебры логики, преобразуем ФАЛ:

$$\begin{aligned} Y &= \overline{\overline{AB} + \overline{AC} + \overline{AB} \cdot \overline{BC}} = \overline{\overline{AB} \cdot \overline{AC} + \overline{AB} \cdot \overline{BC}} = \overline{AB(\overline{AC} + \overline{AB} \cdot \overline{BC})} = \\ &= \overline{AB(\overline{AC} + \overline{AB} + \overline{BC})} = \overline{AB(\overline{AC} \cdot (\overline{AB} + \overline{BC}))} = \overline{AB(\overline{AC} \cdot \overline{AB} + \overline{AC} \cdot \overline{BC})} = \\ &= \overline{AB(\overline{ABC} + \overline{ABC})} = \overline{AB(\overline{ABC})} = \overline{AB(\overline{A} + \overline{B} + \overline{C})} = \overline{ABA} + \overline{AB\overline{B}} + \overline{AB\overline{C}} = \\ &= \overline{ABC} \end{aligned}$$

Для полученной функции составляем таблицу истинности (табл. 6)

Таблица 6

Номер варианта сочетания переменных	Входные переменные			Функция Y(A, B, C)
	C	B	A	
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	0
7	1	1	1	0

8.2. ЗАДАНИЕ №2 КОНТРОЛЬНОЙ РАБОТЫ

Синтез КС сводится к составлению принципиальной схемы в соответствии с заданным алгоритмом ее работы. При составлении принципиальной схемы необходимо учитывать заданный элементный базис.

Задача решается в несколько этапов:

1. По исходным данным (таблица истинности и заданная логическая функция) составляется ФАЛ.

2. Осуществляется минимизация (упрощение) ФАЛ на основе законов алгебры логики.

3. Осуществляется преобразование ФАЛ в соответствии с заданным логическим базисом. При заданном логическом базисе И, И-НЕ, ФАЛ целесообразно представить в виде произведения переменных, а при заданном логическом базисе ИЛИ, ИЛИ-НЕ — суммы переменных. В этих случаях необходимо использовать правило двойного отрицания и теорему де Моргана.

4. Составляется принципиальная схема с применением заданной серии интегральных микросхем (ИМС).

Для ИМС серии К155 неиспользованные входы можно никуда не подключать или подключать к используемым входам того же элемента. При этом следует учитывать, что сигнал на неподключенном (висящем) входе воспринимается как логическая «1». Обычно не принято оставлять неподключенные входы. Неиспользуемые входы подключаются к положительному выводу источника питания (+5 В) через балластный резистор сопротивлением порядка 1 кОм. Через один резистор можно подключать до 10 входов. ИМС серии К555 выполняются с использованием транзисторов, у которых коллекторные переходы зашунтированы диодами Шоттки (ТТЛШ) ИМС К176 и К561 выпускаются по технологии комплементарных транзисторов со структурой металл-окисел-полупроводник (МОП). Для ИМС К555, К176 и К561 оставлять «висящие» входы не допускается. Неиспользуемые входы должны быть соединены с используемыми входами того же элемента или подключены к шине питания или общему проводу в соответствии с логикой работы элемента.

На принципиальной схеме должны быть указаны типы применяемых ИМС, номера выводов и обозначения входных сигналов. Принципиальная схема должна соответствовать требованиям ЕСКД при изображении логических элементов.

Рассмотрим пример синтеза КС по заданной таблице истинности (табл. 7).

Таблица 7

Номер варианта сочетания переменных	Входные переменные			Функция
	С	В	А	Y (A, B, C)
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

Записываем ФАЛ для сочетаний переменных, соответствующим единичному значению выходной функции.

$$Y = A \cdot \bar{B} \cdot \bar{C} + A \cdot B \cdot \bar{C} + \bar{A} \cdot B \cdot C + A \cdot B \cdot C.$$

Для упрощения ФАЛ производим преобразования в соответствии с законами алгебры логики.

$$\begin{aligned} Y &= (A \cdot \bar{B} \cdot \bar{C} + A \cdot B \cdot \bar{C}) + (\bar{A} \cdot B \cdot C + A \cdot B \cdot C) = \\ &= A \cdot \bar{C}(\bar{B} + B) + B \cdot C(\bar{A} + A) = A \cdot \bar{C} + B \cdot C. \end{aligned}$$

При заданном логическом базисе И, И-НЕ полученное выражение следует привести к виду:

$$Y = A \cdot \bar{C} + B \cdot C = \overline{\overline{A \cdot \bar{C}} + \overline{B \cdot C}} = \overline{\overline{A \cdot \bar{C}} \cdot \overline{B \cdot C}}.$$

Для построения схемы требуется три двухходовых элемента И-НЕ и один элемент НЕ. Схема, реализующая заданную функцию, показана на рис. 7.

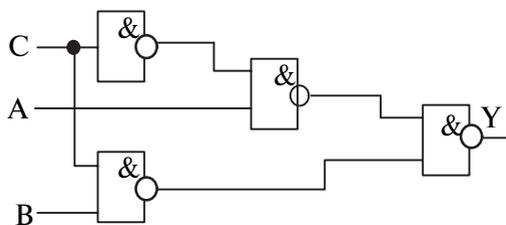


Рис. 7

Схема может быть реализована на одной ИМС К155 ЛА3 (рис. 8).

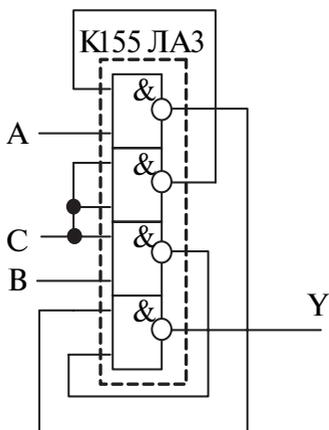


Рис.8

ЭЛЕКТРОНИКА И МИКРОСХЕМОТЕХНИКА В УСТРОЙСТВАХ ЭЛЕКТРОСНАБЖЕНИЯ

Рабочая программа
и задание па контрольную работу

Редактор *Д.Н.Тихонычев*
Корректор *В.В.Игнатова*
Компьютерная верстка *Л.В.Орлова*

Тип. зак.	Изд. зак.271	Тираж 500 экз.
Подписано в печать 28.02.09	Гарнитура NewtonC	Офсет
Усл. печ. л. 1,25		Формат 60×90 ¹ / ₁₆

Издательский центр
Информационно-методического управления РОАТ МИИТ,
125993, Москва, Часовая ул., 22/2

Участок оперативной печати
Информационно-методического управления РОАТ МИИТ,
125993, Москва, Часовая ул., 22/2